

062 IMPLEMENTAÇÃO DE UMA ESTRUTURA DE TESTES LSSD
Arlenilton Ferreira e Dante A. C. Barone (CPGCC
Grupo de Microeletrônica, Instituto de
Informática; UFERSO):

Com o rápido aumento da densidade dos circuitos o teste tem se tornado mais difícil, e portanto mais caro. Isto pressupõe que circuitos devam ser projetados de modo a serem facilmente testados. Uma abordagem para tentar resolver este problema é o emprego de técnicas de projeto para testabilidade, no qual circuitos extras são adicionados ao circuito original ou ao chip para reduzir a complexidade do teste. O que se pretende é que a idéia de testabilidade acompanhe a todas as fases do projeto de um circuito. Este trabalho desenvolveu-se baseado em um circuito projetado pelo grupo de microeletrônica. Tal circuito é um multiplicador combinacional 4×4 pipeline em tecnologia CMOS $2 \mu\text{m}$. Como a primeira versão deste não funcionou aproveitou-se a oportunidade de correção do chip para também implementar-se a estrutura de testes proposta. A baixa complexidade do circuito escolhido é compensada pela facilidade de implementação do método de teste. Este método é conhecido por LSSD (Level Sensitive Scan Design) e simplifica grandemente o trabalho de teste e o seu diagnóstico (CNPQ).