

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

ANDRÉ DE BASTIANI LANGE

PROJETO DE DIPLOMAÇÃO

**CORREÇÃO DO FATOR DE POTÊNCIA EM FONTES
CHAVEADAS COM MICROCONTROLADOR**

Porto Alegre
2009

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

**CORREÇÃO DO FATOR DE POTÊNCIA EM FONTES
CHAVEADAS COM MICROCONTROLADOR**

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para Graduação em Engenharia Elétrica.

ORIENTADOR: Prof. Dr. Yeddo Braga Blauth

Porto Alegre
2009

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

ANDRÉ DE BASTIANI LANGE

CORREÇÃO DO FATOR DE POTÊNCIA EM FONTES CHAVEADAS COM MICROCONTROLADOR

Este projeto foi julgado adequado para fazer jus aos créditos da Disciplina de “Projeto de Diplomação”, do Departamento de Engenharia Elétrica e aprovado em sua forma final pelo Orientador e pela Banca Examinadora.

Orientador: _____

Prof. Dr. Yeddo Braga Blauth, UFRGS

Doutor pela Universidade Federal de Santa Catarina –
Florianópolis, Brasil

Banca Examinadora:

Prof. MSc. Alceu Heinke Frigeri, UFRGS

Mestre pela Universidade Federal do Rio Grande do Sul – Porto Alegre, Brasil

Prof. Dr. Eric Ericson Fabris, UFRGS

Doutor pela Universidade Federal do Rio Grande do Sul – Porto Alegre, Brasil

Prof. Dr. Yeddo Braga Blauth, UFRGS

Doutor pela Universidade Federal de Santa Catarina – Florianópolis, Brasil

Porto Alegre, dezembro de 2009.

DEDICATÓRIA

Dedico este trabalho aos meus pais e avós, em especial pelo apoio e pela dedicação em todos os momentos.

AGRADECIMENTOS

Ao professor Yeddo Braga Blauth, pela orientação prestada para a realização deste trabalho.

Aos meus pais Nilson Lange e Sylvia Maria de Bastiani Lange, por todo apoio e incentivo proporcionados.

À minha irmã Mariana Lange, pela revisão do texto.

Aos colegas do Laboratório de Energia Solar da UFRGS e da Falker Automação Agrícola, pelas oportunidades concedidas de aplicar os conhecimentos adquiridos durante o curso.

Ao colega Matias De Angelis Korb e sua família, pelo companheirismo e apoio nesta jornada.

RESUMO

O presente trabalho aborda a análise, o projeto, a implementação e os ensaios de um retificador com correção ativa do fator de potência, o qual permite alimentar cargas CC a partir de uma fonte senoidal, injetando baixo conteúdo harmônico na corrente de alimentação e operando com fator de potência unitário. Serão desenvolvidos os circuitos de potência e o *software* para o controle e a modulação do conversor *boost* utilizado para o propósito citado. Os resultados obtidos demonstram que as abordagens matemáticas que caracterizam o funcionamento do *boost* em condução descontínua são suficientemente precisas para que o controle em malha aberta da corrente de alimentação funcione adequadamente, resultando em um fator de potência muito próximo da unidade.

Palavras-chaves: Engenharia Elétrica; Eletrônica de Potência; Sistemas de Controle;
Correção Ativa do Fator de Potência; Boost PFC.

ABSTRACT

This research aims to present the analysis, design, implementation and testing of a rectifier with active power factor correction, which powers DC loads from sinusoidal sources while injecting low harmonic content into the supply current and operating with unity power factor. It shows the development of the power circuits and the software for control and modulation of the boost converter used for the previously described purpose. The results showed that the mathematical approaches which characterize the boost operation in discontinuous conduction are sufficiently precise to allow the open-loop control strategy of the supply current to work as expected, resulting in near unity power factor.

Keywords: Electrical Engineering; Power Electronics; Control Systems; Active Power Factor Correction; Boost PFC.

SUMÁRIO

1 INTRODUÇÃO	12
2 OBJETIVOS	15
3 TÉCNICAS DE CORREÇÃO DO FATOR DE POTÊNCIA	16
3.1 Correção passiva.....	16
3.2 Correção ativa.....	17
4. O CONVERSOR <i>BOOST</i> COMO PRÉ-REGULADOR	19
4.1 Introdução	19
4.2 Análise da operação do <i>boost</i> em condução descontínua	21
4.3 Modulação com t_{ON} fixo e condução descontínua	22
4.4 Modulação com t_{ON} variável	23
5. DESCRIÇÃO DO PROJETO DE HARDWARE	26
5.1 Especificações.....	26
5.2 Visão geral do circuito.....	27
5.3 Transformador de entrada	28
5.4 Ponte retificadora e filtro de entrada	28
5.5 Conversor <i>boost</i>	30
5.5.1 Projeto do indutor	31
5.5.2 Projeto do filtro capacitivo de saída	32
5.6 Acionamento do transistor MOSFET	34
5.7 Circuitos condicionadores de sinal.....	35
5.7.1 Circuito para medição da tensão de entrada	36
5.7.2 Circuito para medição da tensão de saída.....	37
5.8 Alimentação dos sub-circuitos.....	38
5.9 Microcontrolador.....	39
6 CONTROLE DA TENSÃO DE SAÍDA	43
6.1 Modelagem do sensor	43
6.2 Modelagem do processo	44
6.3 Modelagem do atuador	44
6.4 Projeto do controlador	45
7 DESCRIÇÃO DO SOFTWARE	49
7.1 Visão geral.....	49
7.2 Amostragem de V_{in} e V_{out}	50
7.3 Detecção de sobretensão na saída	51
7.4 Filtragem do <i>ripple</i> da tensão de saída	52
7.5 Implementação digital do controlador PI	52
7.6 Cálculo do tempo de carga.....	55
8 RESULTADOS OBTIDOS.....	58
8.1 Instrumentos utilizados.....	58
8.2 Medição do fator de potência	58
8.3 Medição do <i>ripple</i> de V_o	59
8.4 Regulação de V_o	60
8.4.1 Resposta à perturbação.....	60
8.4.2 Transitório de partida.....	62
8.5 Modulação de t_{ON}	64
9 CONCLUSÕES.....	67
10. REFERÊNCIAS	68

LISTA DE ILUSTRAÇÕES

Fig. 1.1: Circuito de simulação do retificador de entrada tipicamente encontrado em fontes chaveadas.....	12
Fig. 1.2: Resultados de simulação referentes ao circuito da Fig. 1.1.	13
Fig. 3.1: Circuito retificador com correção passiva do fator de potência.....	16
Fig. 3.2: Simulação de um retificador com correção passiva do fator de potência.	17
Fig. 3.3: Retificador com PFC ativo empregando um conversor <i>boost</i> entre a ponte retificadora e o filtro capacitivo.	18
Fig. 4.1: Circuito de simulação de um conversor <i>boost</i> alimentado com tensão constante.	19
(a) 20	
Fig. 4.2: Simulação do conversor <i>boost</i> da Fig. 4.1.	20
Fig. 4.3: Circuito de simulação de um retificador com PFC ativo.	22
Fig. 4.4: Simulação do circuito de PFC da Fig. 4.3 com um conversor <i>boost</i> operando com t_{ON} constante.	23
Fig. 4.5: Simulação do circuito de PFC da Fig. 4.3 operando com t_{ON} calculado pela Equação (4.10).	25
Fig. 5.1: Diagrama do circuito completo do retificador com PFC ativo.	27
Fig. 5.2: Ponte retificadora e filtro de entrada.	29
Fig. 5.3: Circuito equivalente para projeto do filtro de entrada.	30
Fig. 5.4: Circuito do conversor <i>boost</i> utilizado entre a ponte retificadora e a carga.	31
Fig. 5.5: Circuito para amplificação do sinal PWM e acionamento do MOSFET.	35
Fig. 5.6: Circuito para medição da tensão de entrada.....	36
Fig. 5.7: Circuito para medição da tensão de saída.	37
Fig. 5.8: Reguladores de tensão.....	38
Fig. 5.9: Gerador de tensão de referência.	39
Fig. 5.10: Microcontrolador PIC18F2431.	40
Fig. 5.11: Ligação do microcontrolador no circuito.	41
Fig. 6.1: Diagrama de blocos mostrando os elementos de um sistema de controle em malha fechada.....	43
Fig. 6.2: Diagrama de blocos do sistema de controle da tensão de saída.....	46
Fig. 7.1: Fluxograma geral do programa.	49
Fig. 7.2: Fluxograma da rotina de amostragem das tensões de entrada e saída do conversor..	50
Fig. 7.3: Fluxograma da rotina que detecta sobretensão em V_o	51
Fig. 7.4: Fluxograma da rotina de implementação do controlador PI.	54
Fig. 7.5: Fluxograma da rotina que recalcula o ciclo de trabalho do PWM.....	56
Fig. 8.1: Ensaio para medição do fator de potência.....	58
Fig. 8.2: Medição do <i>ripple</i> da tensão de saída.	60
Fig. 8.3: Ensaio da resposta à perturbação de corrente na saída, com aumento da carga.	61
Fig. 8.4: Ensaio da resposta à perturbação de corrente na saída, com diminuição da carga. ...	62
Fig. 8.5: Comportamento da tensão de saída durante a partida do circuito com carga nominal.	63
Fig. 8.6: Comportamento da tensão de saída durante a partida do circuito com 50% de carga.	64
Fig. 8.7: Ensaio com as formas de onda da tensão de entrada V_i do <i>boost</i> e do sinal V_{in} condicionado para amostragem.	64
Fig. 8.8: Ensaio mostrando V_{in} , a corrente instantânea em L2 e V_{pwm}	66

LISTA DE TABELAS

Tabela 1: Especificações do projeto.	27
Tabela 2: Valores de K_p e K_i para simulação do sistema de controle da tensão de saída.	47

LISTA DE ABREVIATURAS

A/D: Analog to Digital

CA: Corrente Alternada

CC: Corrente Contínua

CPU: Central Processing Unit

DSP: Digital Signal Processor

FIFO: First In, First Out

FLL: Frequency Locked Loop

I/O: Input/Output

LEPACE: Laboratório de Eletrônica de Potência e Acionamento Elétrico

MIPS: Millions of Instructions per Second

MOSFET: Metal Oxide Semiconductor Field Effect Transistor

PFC: Power factor correction

PI: Proporcional-Integral

PWM: Pulse Width Modulation

RAM: Random Access Memory

RISC: Reduced Instruction Set Computer

USB: Universal Serial Bus

UFRGS: Universidade Federal do Rio Grande do Sul

1 INTRODUÇÃO

Equipamentos eletrônicos conectados à rede pública de distribuição de energia elétrica costumam drenar correntes com elevado conteúdo harmônico e, conseqüentemente, com baixo fator de potência. Os efeitos indesejáveis deste comportamento incluem o aquecimento da fiação de transformadores, de motores e de geradores. Com o passar dos anos, novos regulamentos têm surgido visando otimizar o uso dos sistemas de distribuição de eletricidade, despertando o interesse por soluções para correção do fator de potência em equipamentos eletrônicos que utilizam fontes chaveadas. A redução de gastos com condutores e a redução das perdas na transmissão e na distribuição da energia elétrica são outros fatores que justificam a preferência pela utilização de conversores CA-CC que apresentem um fator de potência próximo ao unitário.

O circuito retificador de entrada tipicamente utilizado em fontes chaveadas consiste em uma ponte de diodos e um filtro capacitivo (Fig. 1.1). Na entrada do retificador estão representadas as componentes resistiva e indutiva da impedância da rede elétrica.

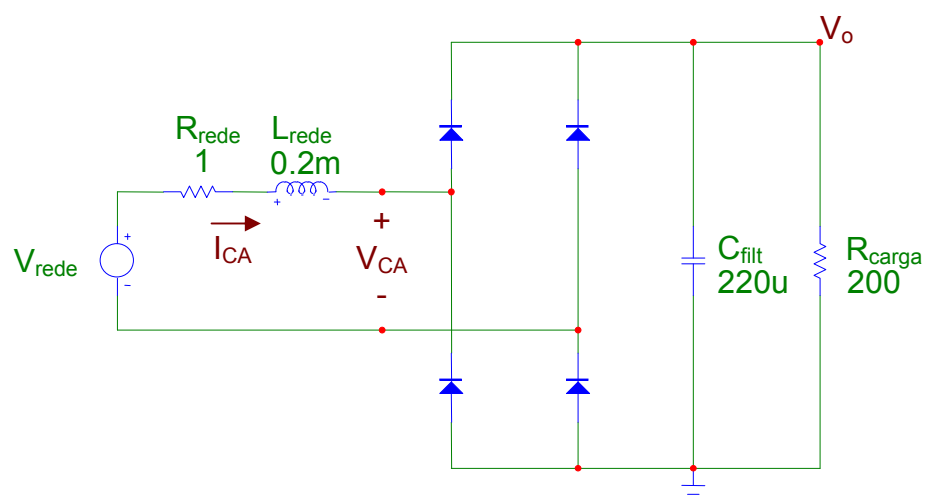


Fig. 1.1: Circuito de simulação do retificador de entrada tipicamente encontrado em fontes chaveadas.

Os resultados de uma simulação realizada com este circuito no software Micro-Cap 8 são mostrados na Fig. 1.2. Pode-se observar que a corrente de entrada $I_{CA}(t)$ apresenta uma forma de onda muito diferente da ideal (senoidal), ocasionando o problema do baixo fator de potência.

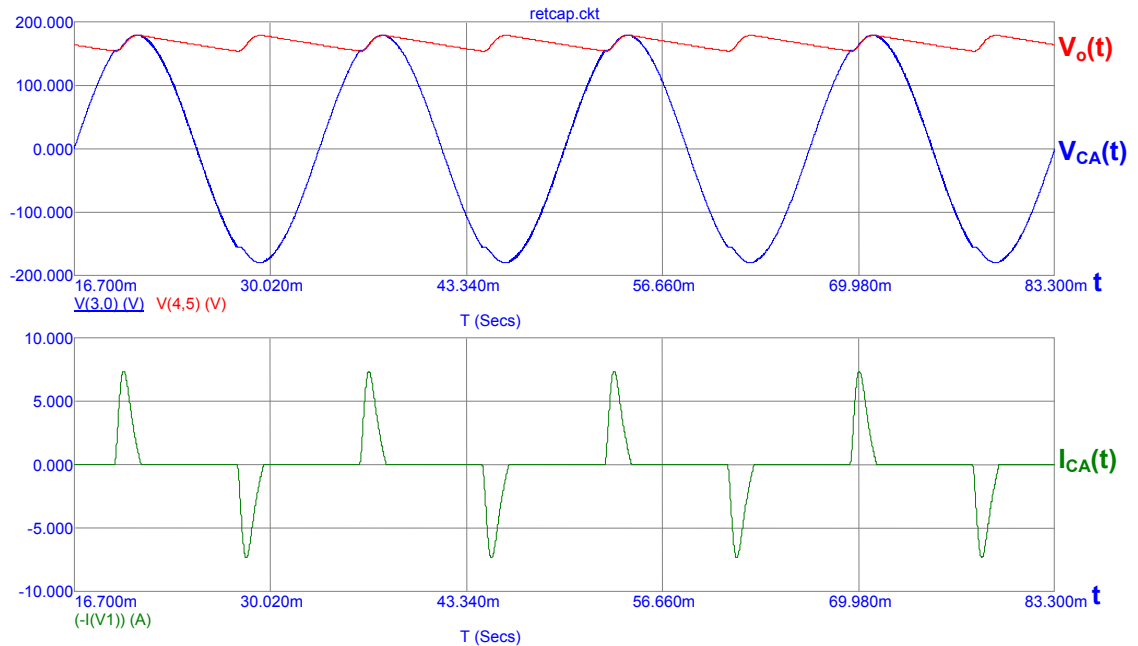


Fig. 1.2: Resultados de simulação referentes ao circuito da Fig. 1.1.

É importante ressaltar que a utilização de capacitores para correção do fator de potência não é eficaz em cargas não lineares como a do circuito da Fig. 1.1. Apesar de esta solução atuar na componente fundamental do espectro da corrente, sendo capaz de reduzir o defasamento entre a tensão e a corrente em cargas indutivas, a distorção harmônica gerada por cargas eletrônicas como fontes chaveadas demanda o uso de estratégias especiais para correção do fator de potência.

Nas recentes décadas, métodos de controle digital baseados em microprocessadores e DSPs (*Digital Signal Processors*) ganharam espaço nesta área e em diversas outras aplicações do ramo da eletrônica de potência, se mostrando capazes de cumprir funções de controle e de monitoração que, de outra forma, exigiriam circuitos

analógicos complexos. As vantagens técnicas associadas ao uso de processamento digital nas aplicações de conversão de energia motivaram este trabalho, como uma forma de demonstrar a possível integração entre a eletrônica digital e a eletrônica de potência.

No capítulo 2 são apresentados os objetivos específicos do trabalho. No capítulo 3 são mostradas as diferenças entre técnicas de correção passivas e ativas. No capítulo 4 é feito um estudo sobre o funcionamento do conversor *boost* e sua aplicação na correção ativa do fator de potência de retificadores.

O capítulo 5 apresenta o projeto de hardware do protótipo, onde serão descritas as funções de cada parte do circuito. A modelagem do sistema de controle utilizado para regular a tensão de saída é apresentada no capítulo 6. No capítulo 7 é dada a descrição do funcionamento do software programado para o microcontrolador. Os resultados obtidos através de ensaios são mostrados no capítulo 8, e as conclusões finais do trabalho são apresentadas no capítulo 9.

2 OBJETIVOS

Este trabalho tem por objetivo desenvolver um protótipo de circuito retificador com as seguintes características:

1. Corrente de alimentação senoidal, em fase com a tensão de alimentação, representando, portanto, uma carga com fator de potência unitário;
2. Tensão de saída estabilizada.

Para tal fim, como sugerido na literatura [1], será utilizado um conversor CC-CC *boost* (elevador de tensão).

Ao longo deste trabalho, serão detalhadas as etapas de desenvolvimento do projeto de hardware e de software, bem como os métodos empregados e a análise dos resultados obtidos em testes de bancada.

3 TÉCNICAS DE CORREÇÃO DO FATOR DE POTÊNCIA

3.1 Correção passiva

A ligação do indutor $L1=200\text{mH}$ na entrada da ponte de diodos (Fig. 3.1) é uma das possíveis técnicas para diminuir o conteúdo harmônico da corrente de alimentação I_{CA} e tentar aumentar o fator de potência dos retificadores usados em fontes chaveadas.

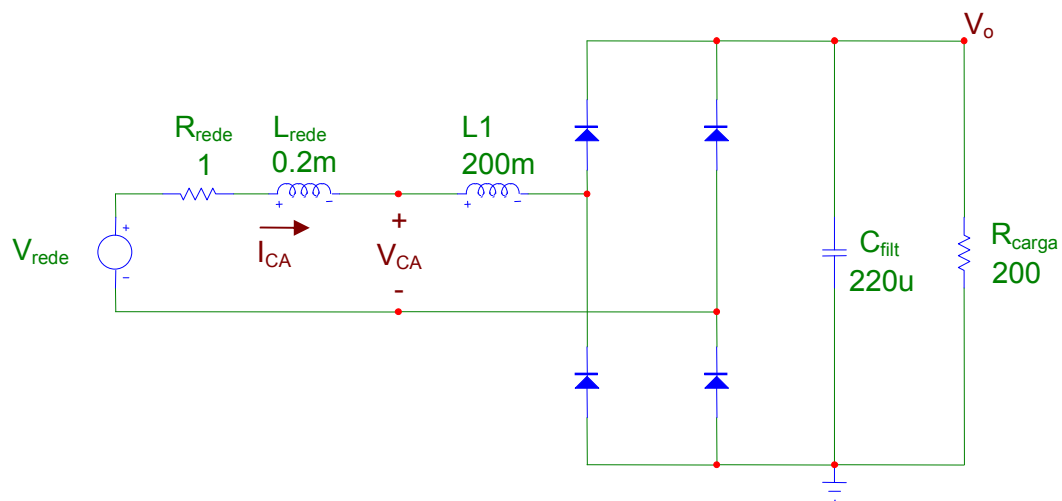


Fig. 3.1: Circuito retificador com correção passiva do fator de potência.

Uma simulação do circuito da Fig. 3.1 é apresentada na Fig. 3.2. Sabe-se da literatura que este tipo de técnica apresenta uma série de desvantagens [1]:

- Necessita de um indutor caro e pesado se comparado aos demais componentes presentes no equipamento;
- Apesar de reduzir o conteúdo harmônico da corrente de alimentação, causa uma defasagem entre esta corrente e a tensão da rede. Conseqüentemente, o fator de potência não fica próximo da unidade;
- A tensão de saída é reduzida em comparação com a saída de um retificador de onda completa comum;

- Não fornece tensão de saída regulada, isto é, variações de tensão na rede e alterações na carga provocam variações consideráveis no nível de tensão do barramento CC.

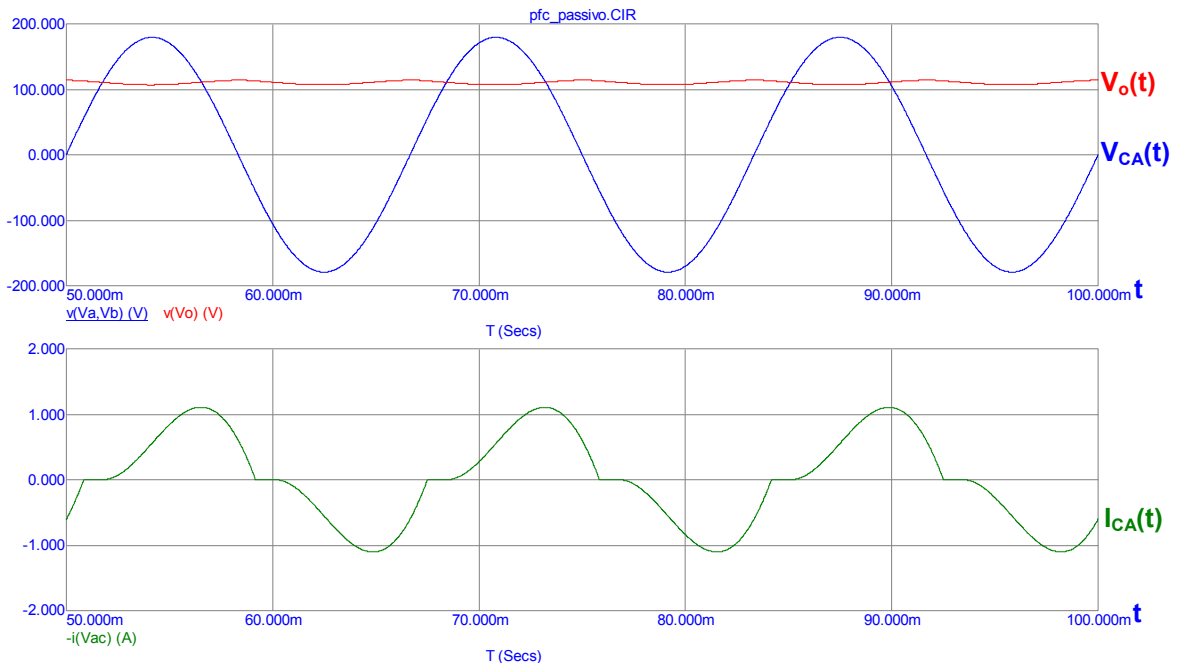


Fig. 3.2: Simulação de um retificador com correção passiva do fator de potência.

A corrente de alimentação $I_{CA}(t)$ obtida na simulação da Fig. 3.2 confirma a defasagem e a redução da tensão de saída citadas anteriormente.

3.2 Correção ativa

Um circuito de correção ativa do fator de potência (PFC ativo) é capaz de manter tanto o fator de deslocamento quanto o fator de potência do retificador próximos da unidade. Além disso, ainda contempla a função de fornecer tensão regulada. Por estes motivos, os circuitos para correção ativa do fator de potência são também conhecidos como pré-reguladores. [2].

Entre as diversas topologias de circuitos pré-reguladores existentes, a mais popular consiste na ligação de um conversor CC-CC do tipo *boost* (elevador de tensão) entre a ponte retificadora e o filtro capacitivo [1] (Fig. 3.3). Pode-se também citar a utilização de conversores *buck*, *SEPIC* e *flyback* como alternativas que não serão abordadas neste trabalho.

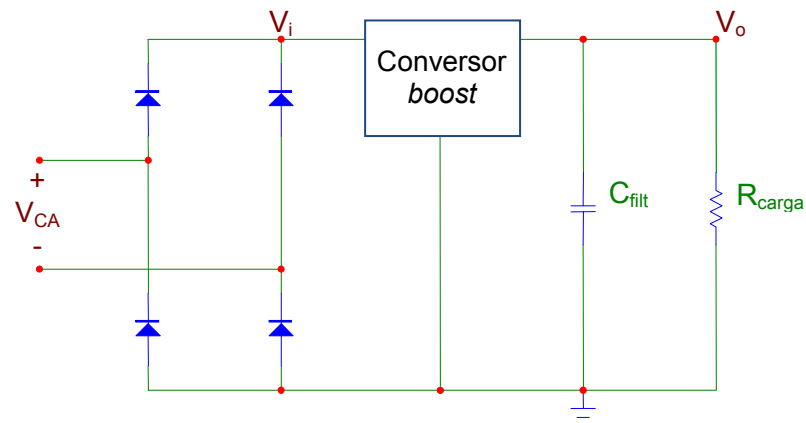


Fig. 3.3: Retificador com PFC ativo empregando um conversor *boost* entre a ponte retificadora e o filtro capacitivo.

A função do conversor *boost* no circuito da Fig. 3.3 é elevar o nível da tensão V_i na saída da ponte retificadora, evitando que os diodos bloqueiem a corrente de alimentação quando seu valor instantâneo for menor que a tensão presente nos terminais do capacitor de saída.

4. O CONVERSOR *BOOST* COMO PRÉ-REGULADOR

4.1 Introdução

A Fig. 4.1 apresenta o circuito de um conversor *boost* alimentado por uma tensão de entrada constante $V_i = V_1 = 20V$.

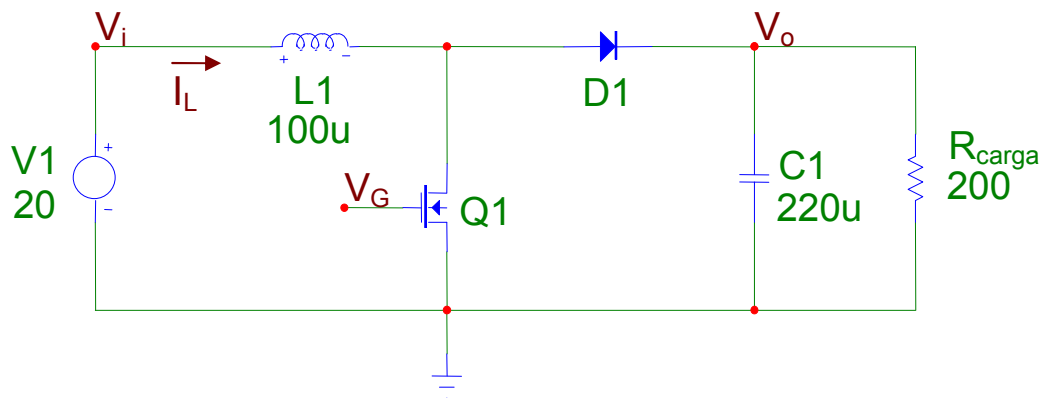
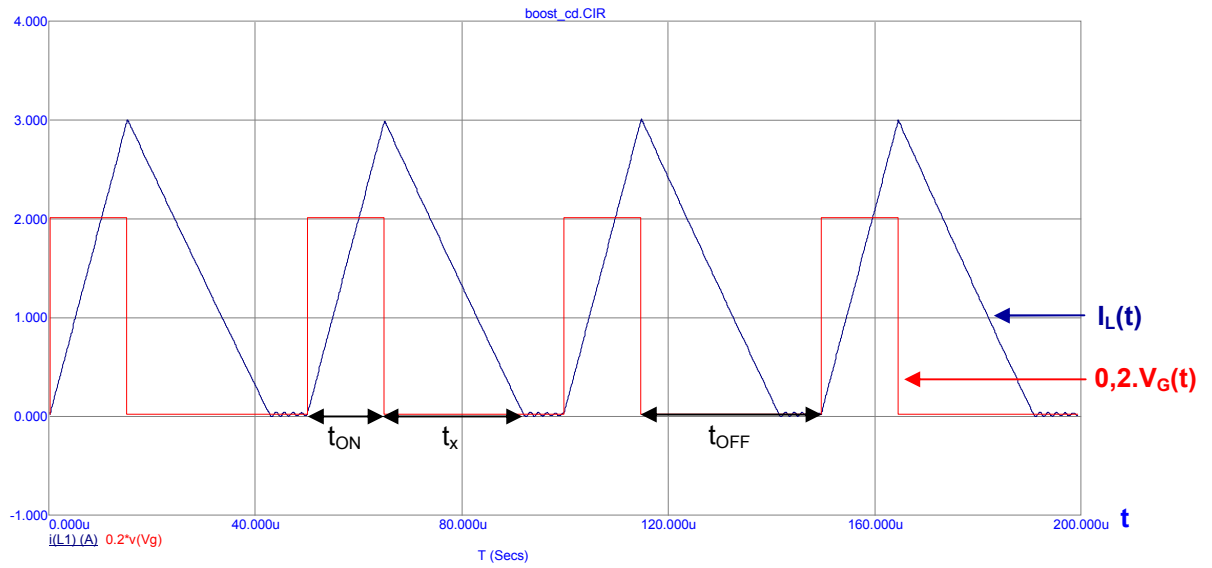
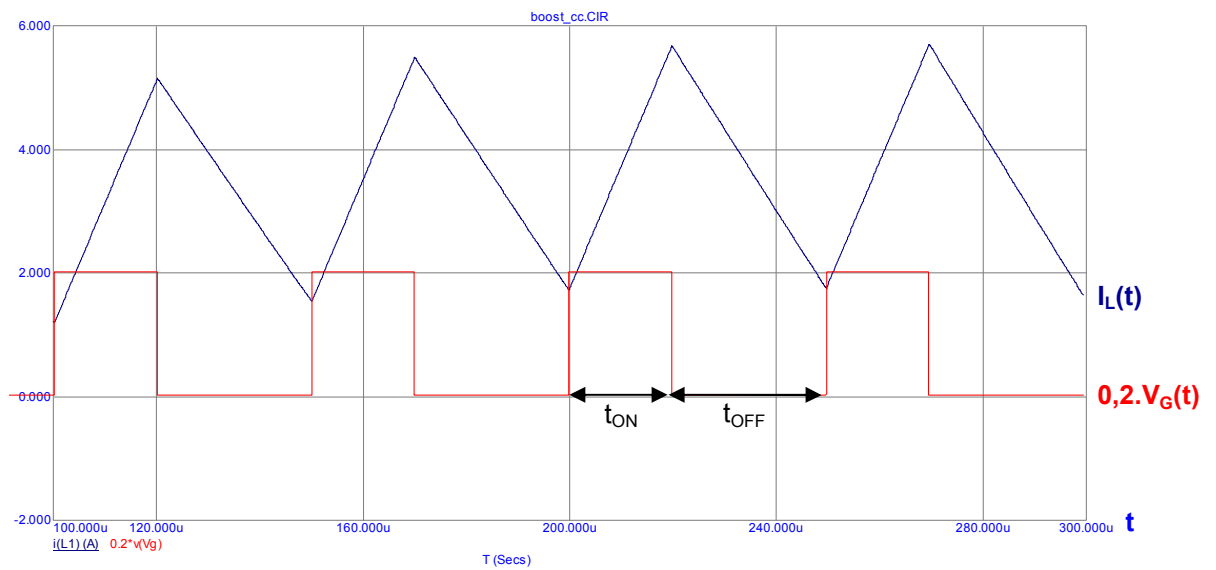


Fig. 4.1: Circuito de simulação de um conversor *boost* alimentado com tensão constante.

No circuito da Fig. 4.1, o transistor Q1 é mantido em condução durante um tempo de carga t_{ON} , transferindo energia da fonte V1 para o indutor. Ao ser interrompida a condução de corrente em Q1, a energia previamente armazenada no indutor se transfere para o capacitor de saída através do diodo D1, descarregando o indutor. Conforme ilustrado na simulação da Fig. 4.2(a), essa descarga pode ocorrer durante um tempo t_x e se completar antes do início de um novo ciclo de chaveamento, caracterizando assim uma operação em condução descontínua. Por outro lado, se o transistor é acionado novamente antes da descarga completa do indutor, tem-se uma operação em condução contínua [3] (Fig. 4.2(b)).



(a)



(b)

Fig. 4.2: Simulação do conversor *boost* da Fig. 4.1.

(a) Condução descontínua. (b) Condução contínua.

O ciclo pode se repetir com período de chaveamento T constante ou não, conforme a estratégia de modulação utilizada. Para este projeto, o modo de condução descontínua e a operação em frequência fixa foram escolhidos, devido à possibilidade de implementação deste modo em um microcontrolador de uso geral, como o PIC18F2431.

4.2 Análise da operação do *boost* em condução descontínua

Ainda em relação ao circuito da Fig. 4.1, durante o tempo t_{ON} uma tensão de entrada V_i é aplicada no indutor. Após a interrupção da corrente no transistor, o indutor passa a receber sobre seus terminais uma diferença de potencial igual a $(V_o - V_i)$, onde V_o é a tensão presente na saída do conversor. Assim, a relação entre o valor de pico I_{Lp} da corrente no indutor e os tempos de carga e descarga fica estabelecida por (4.1) [3], possibilitando determinar a expressão para o tempo de descarga t_x em (4.2).

$$I_{Lp} = \frac{V_i \cdot t_{ON}}{L} = \frac{(V_o - V_i) \cdot t_x}{L} \quad (4.1)$$

$$t_x = t_{ON} \cdot \frac{V_i}{V_o - V_i} \quad (4.2)$$

Para operação em condução descontínua com período de chaveamento T constante, é necessário garantir que a soma dos tempos t_{ON} e t_x seja menor que T . Sendo assim, a expressão para o valor máximo de t_{ON} que garante a operação ainda em condução descontínua é dada por (4.3), onde t_{ONmax} representa o tempo máximo de carga do indutor.

$$t_{ONmax} = T \cdot \frac{(V_o - V_i)}{V_o} \quad (4.3)$$

Uma vez conhecidos os tempos de carga e descarga, o valor médio \bar{I}_L da corrente no indutor por ciclo de chaveamento pode ser determinado através de (4.4).

$$\bar{I}_L = \frac{1}{T} \cdot \left[\frac{t_{ON} \cdot I_{Lp}}{2} + \frac{t_x \cdot I_{Lp}}{2} \right] = \frac{I_{Lp}}{2T} (t_{ON} + t_x) \quad (4.4)$$

Escrevendo-se t_x em função de t_{ON} conforme (4.2), é obtida em (4.5) a expressão que permite determinar \bar{I}_L em função do tempo de carga t_{ON} .

$$\bar{I}_L = \frac{V_i \cdot t_{ON}^2}{2 \cdot T \cdot L} \cdot \left[1 + \frac{V_i}{V_o - V_i} \right] = \frac{t_{ON}^2}{2 \cdot T \cdot L} \cdot \left[\frac{V_o \cdot V_i}{V_o - V_i} \right] \quad (4.5)$$

4.3 Modulação com t_{ON} fixo e condução descontínua

A Fig. 4.3 mostra um circuito retificador empregando um conversor *boost* como pré-regulador. Ao operar com tempo de carga t_{ON} constante e frequência fixa, o conversor formado por L1, Q1 e D1 é capaz de aumentar o fator de potência do retificador.

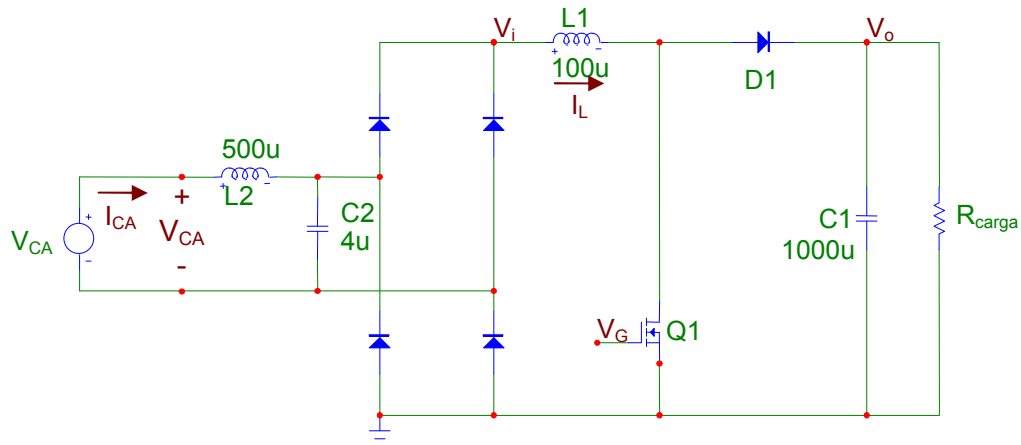


Fig. 4.3: Circuito de simulação de um retificador com PFC ativo.

Para a esta configuração, assume-se que a tensão de entrada $V_i(t)$ no conversor *boost* é uma senóide retificada que segue a lei:

$$V_i(t) = |V_{ip} \cdot \text{sen}(\omega \cdot t)| \quad (4.6)$$

onde V_{ip} representa o valor de pico da tensão presente na saída da ponte de diodos.

O ripple de corrente causado pela condução descontínua do *boost* na entrada do retificador é filtrado por L2 e C2. Deste modo, o valor absoluto instantâneo da corrente de alimentação $I_{CA}(t)$ depende do valor médio por ciclo de chaveamento \bar{I}_L da corrente em L1. Substituindo-se $V_i(t)$ da equação (4.6) em V_i na equação (4.5) obtém-se a seguinte expressão:

$$|I_{CA}(t)| = \frac{t_{ON}^2}{2 \cdot T \cdot L} \cdot \left[\frac{V_o \cdot |V_{ip} \cdot \text{sen}(\omega \cdot t)|}{V_o - |V_{ip} \cdot \text{sen}(\omega \cdot t)|} \right] \quad (4.7)$$

onde L corresponde ao valor da indutância de L1, T corresponde à duração do período de chaveamento e a tensão de saída V_o é considerada constante.

A análise de (4.7) mostra que $I_{CA}(t)$ não é senoidal e a simulação apresentada na Fig.

4.4 confirma esta conclusão.

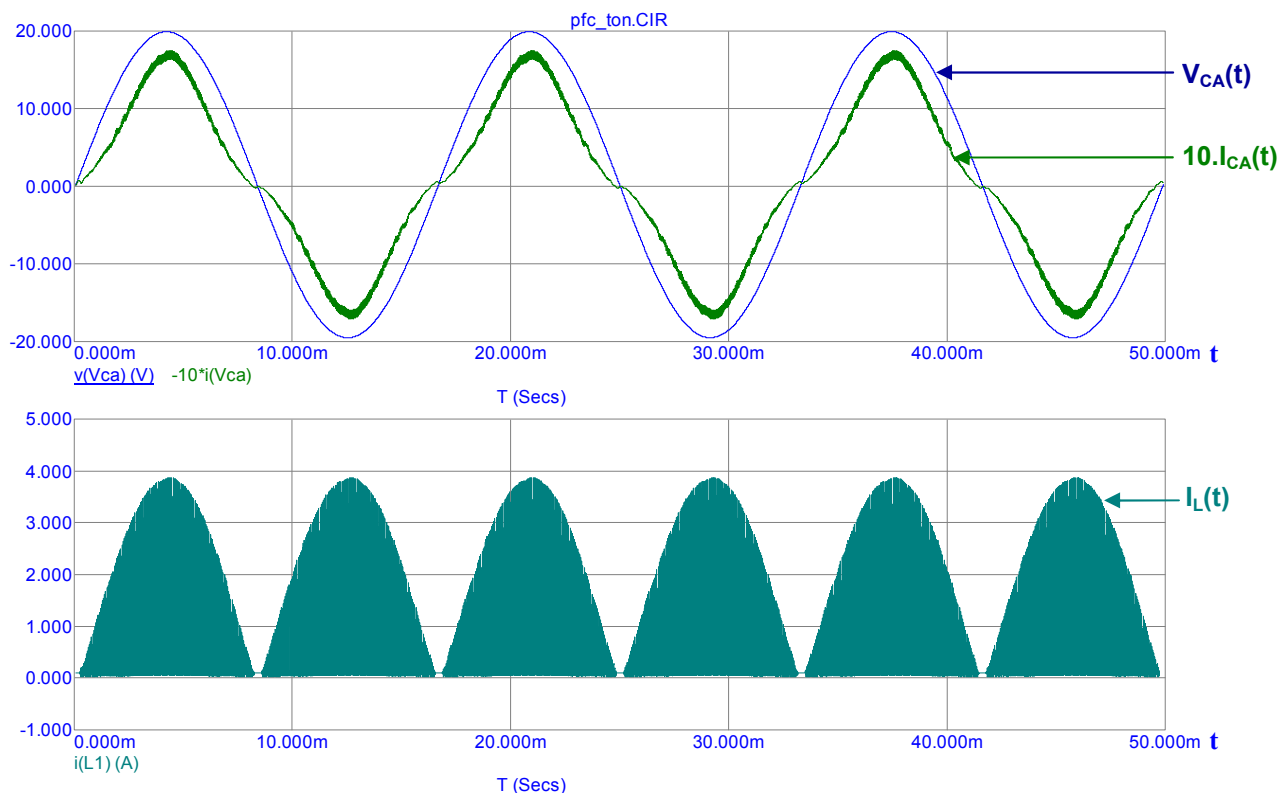


Fig. 4.4: Simulação do circuito de PFC da Fig. 4.3 com um conversor *boost* operando com t_{ON} constante.

Contudo, observa-se que a corrente de alimentação $I_{CA}(t)$ da Fig. 4.4 apresenta considerável melhora (muito menor conteúdo harmônico) em relação à da Fig. 1.2. Para tentar melhorar ainda mais a forma de onda da corrente de alimentação decidiu-se, neste trabalho, utilizar t_{ON} variável (e não fixo), conforme será visto a seguir.

4.4 Modulação com t_{ON} variável

Para que o circuito da Fig. 4.3 opere com uma corrente de alimentação senoidal, a corrente $I_{CA}(t)$ deve ser diretamente proporcional à tensão de alimentação $V_{CA}(t)$. Isto implica em ter-se uma corrente média \bar{I}_L no indutor L1 proporcional ao valor instantâneo de $V_i(t)$ a

cada ciclo de chaveamento. Assumindo que o tempo de carga do indutor L1 é definido pelo circuito de comando do transistor, é possível variar t_{ON} de forma a impor na entrada do conversor *boost* uma corrente média proporcional à $V_i(t)$, seguindo a forma dada por:

$$\bar{I}_L(t) = G \cdot V_i(t) \quad (4.8)$$

onde G é uma constante de proporcionalidade que define a relação desejada entre a tensão instantânea de entrada e a corrente média por ciclo de chaveamento. O valor de G na Equação (4.8) modifica a amplitude da corrente de alimentação, portanto, este parâmetro deve ser ajustado conforme a potência consumida na saída do conversor. Isolando t_{ON} na Equação (4.5) e fazendo $V_i = V_i(t)$ se obtém:

$$t_{ON}^2 = 2 \cdot T \cdot L \cdot \bar{I}_L \cdot \left[\frac{V_o - V_i}{V_o \cdot V_i} \right]$$

$$t_{ON} = \sqrt{2 \cdot T \cdot L \cdot \bar{I}_L \cdot \left[\frac{V_o - V_i(t)}{V_o \cdot V_i(t)} \right]} \quad (4.9)$$

Finalmente, substituindo-se \bar{I}_L em (4.9) por $\bar{I}_L(t)$ da expressão (4.8) é obtida a equação que calcula o tempo de carga que deve ser utilizado a cada ciclo de chaveamento, em função do valor instantâneo da tensão de entrada do conversor.

$$t_{ON} = \sqrt{2 \cdot T \cdot L \cdot G \cdot \frac{(V_o - V_i(t))}{V_o}} \quad (4.10)$$

Variando t_{ON} conforme (4.10), a correção do fator de potência do retificador é realizada de forma teoricamente perfeita e, na prática, com menor distorção se comparada à estratégia de manter t_{ON} constante.

Uma simulação desta técnica de modulação é mostrada na Fig. 4.5.

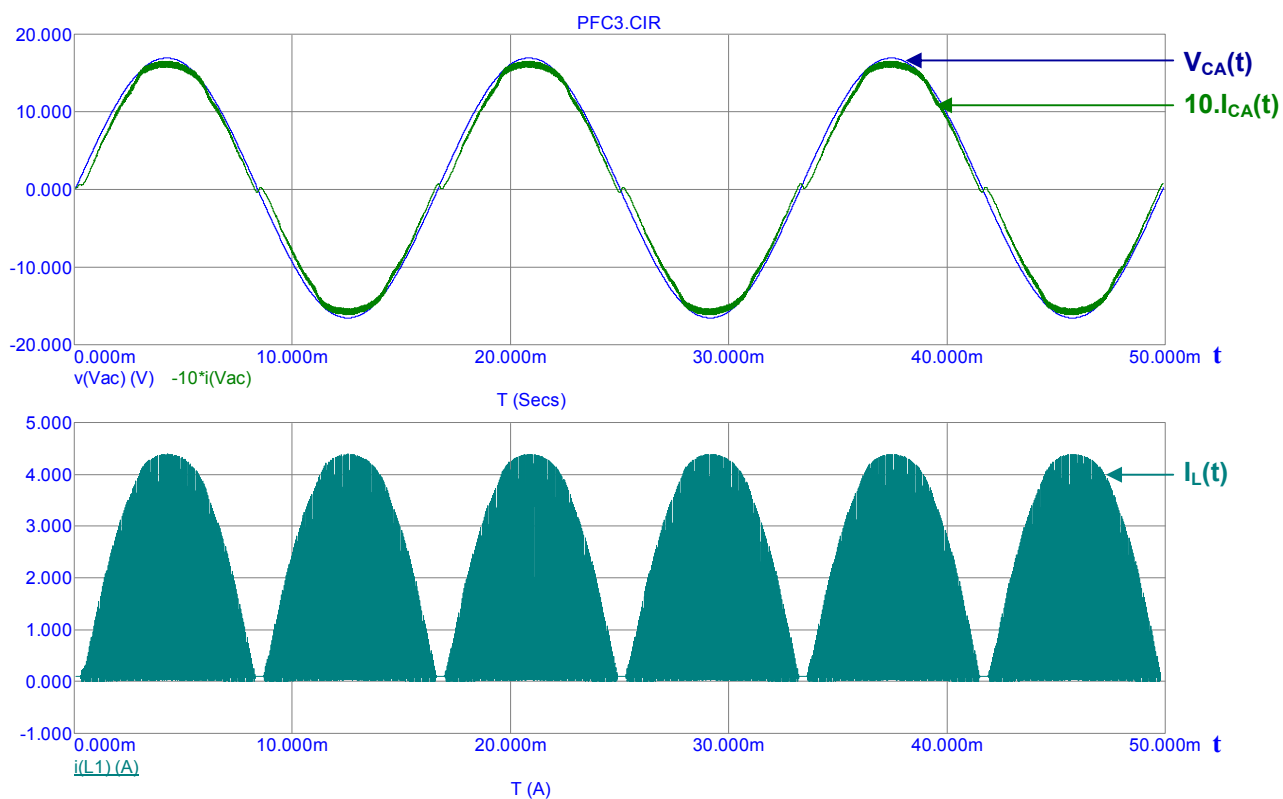


Fig. 4.5: Simulação do circuito de PFC da Fig. 4.3 operando com t_{ON} calculado pela Equação (4.10).

É possível observar que a distorção da corrente de alimentação $I_{CA}(t)$ nesta simulação é, de fato, reduzida em comparação à da Fig. 4.4, o que tende a tornar o fator de potência mais próximo da unidade.

5. DESCRIÇÃO DO PROJETO DE HARDWARE

5.1 Especificações

Foi decidido que, por questões de segurança, seria conveniente trabalhar com isolamento elétrico e com baixas potências. Sendo assim, o circuito retificador desenvolvido neste trabalho deverá operar com uma tensão de entrada com valor eficaz de 12V e alimentar cargas CC com potência de até 10W. A tensão de saída por sua vez deverá ser superior ao valor de pico da tensão de entrada, sendo esta uma exigência fundamental da topologia *boost* que será utilizada no conversor CC-CC. Admitindo-se a possibilidade de ocorrerem variações na tensão de entrada em função da qualidade da rede elétrica disponível, será definida uma tensão de saída de 36V em corrente contínua. Esta escolha permitirá, para fins de testes, a alimentação de conjuntos de lâmpadas incandescentes com tensão nominal de 12V, associadas em série.

A frequência de chaveamento do conversor *boost* deverá ser próxima de 20kHz visando evitar que as forças magnéticas no indutor produzam ruídos audíveis. O sinal PWM (*Pulse Width Modulation*) de comando do conversor é gerado por um microcontrolador, portanto, o valor exato da sua frequência depende das possibilidades de configurações de alguns registradores e da frequência de *clock* escolhida para o sistema. Sendo assim, o projeto do hardware será apresentado com o valor exato desta frequência já definido em 19,2kHz. A Tabela 1 mostra um resumo das principais especificações e dos símbolos que serão utilizados no projeto dos sub-circuitos que serão detalhados neste capítulo.

Tabela 1: Especificações do projeto.

Símbolo	Descrição	Valor
P_{nom}	Potência nominal	10W
V_{CAnom}	Tensão de alimentação (valor eficaz)	12V
f_r	Frequência da rede	60Hz
f_c	Frequência de chaveamento do conversor	19,2kHz
V_{onom}	Tensão de saída	36V \pm 5%
ΔV_{omax}	Máximo <i>ripple</i> da tensão de saída	0,5V

5.2 Visão geral do circuito

O diagrama completo do circuito é apresentado na Fig. 5.1. Nota-se na parte de potência um filtro de entrada (L1, C1), um retificador de onda completa (D1-D4) e o conversor *boost* (L2, D5, Q1, C2 e C3).

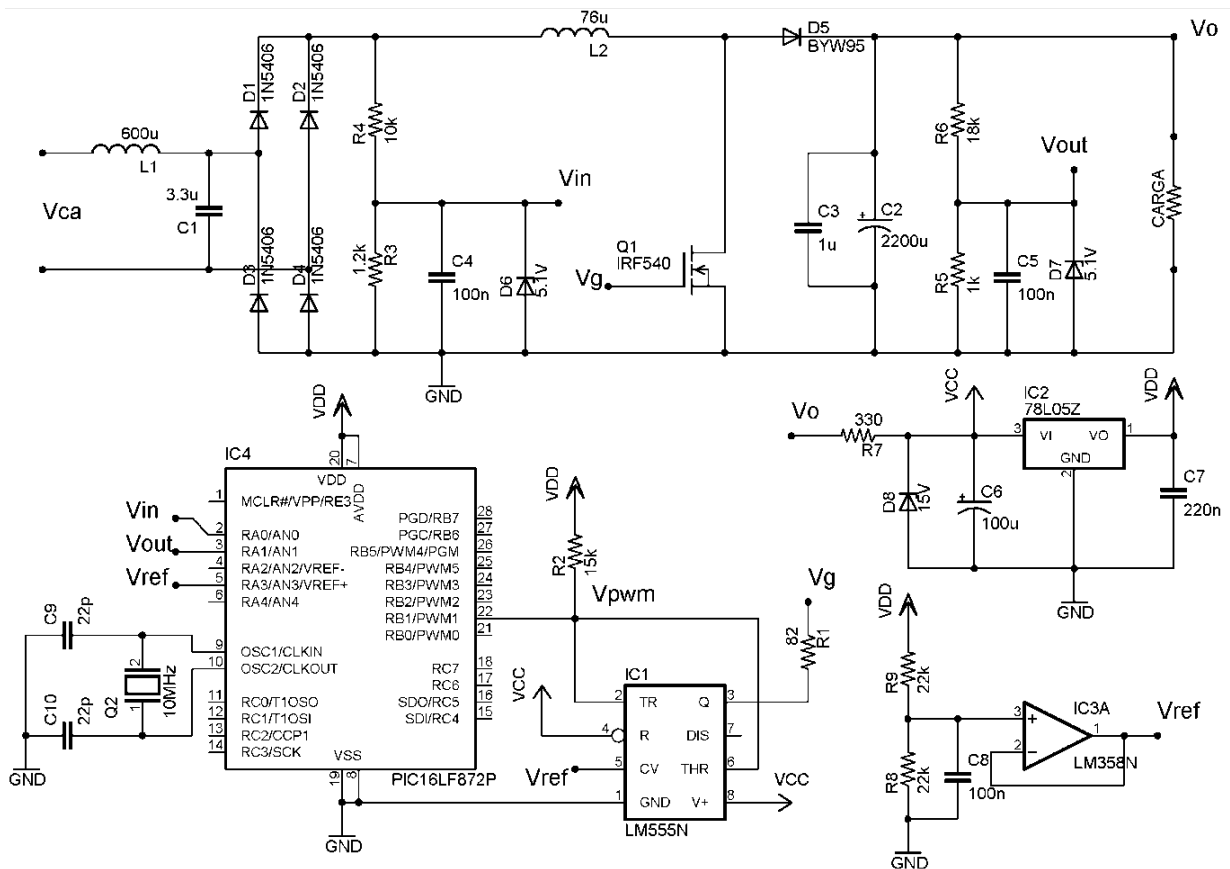


Fig. 5.1: Diagrama do circuito completo do retificador com PFC ativo.

Os circuitos de condicionamento de sinal (R3, R4, C4, D6 e R5, R6, C5, D7) reduzem a amplitude e filtram os sinais a serem amostrados pelo microcontrolador (IC4). Os circuitos formados pelos componentes R7, D6, C6, IC2, C7 e R8, R9, C8, IC3 produzem tensões intermediárias de alimentação (V_{CC} e V_{DD}) e a tensão de referência para o conversor A/D interno do microcontrolador e para o pino 5 do 555.

5.3 Transformador de entrada

Para facilitar as etapas de testes durante o desenvolvimento do projeto, optou-se por fornecer V_{CA} através de um transformador isolador com entrada de 110/220V e saída de 12V com corrente nominal de 1A. A presença deste transformador entre a rede elétrica e o circuito de potência mantém as características de alimentação em corrente alternada, agregando isolamento galvânica e permitindo a operação do circuito em níveis de tensões mais seguros para o manuseio do protótipo. Além disso, o transformador dispensa o uso de fontes de alimentação auxiliares e outros componentes isoladores que seriam necessários em projetos de maior potência.

5.4 Ponte retificadora e filtro de entrada

A Fig. 5.2 exibe a ponte retificadora de onda completa formada por quatro diodos modelo 1N5406. Este bloco deverá receber a alimentação em corrente alternada V_{CA} fornecida pelo secundário do transformador e disponibilizá-la à entrada do conversor CC-CC na forma de uma senóide retificada.

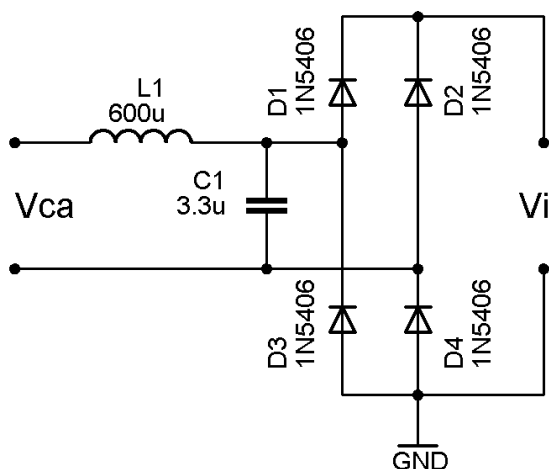


Fig. 5.2: Ponte retificadora e filtro de entrada.

O filtro LC de segunda ordem empregado na entrada deste sub-circuito é necessário para que o *ripple* de corrente do conversor *boost* não seja transferido para a entrada de alimentação. Desta forma, minimizam-se os efeitos do chaveamento que poderiam elevar o nível de harmônicos de alta frequência na corrente de alimentação e, conseqüentemente, reduzem-se as perdas e outros efeitos causados pela impedância de saída do transformador.

O valor do indutor L1 na Fig. 5.2 é escolhido de forma a afetar minimamente o desempenho do circuito na frequência da rede. Para isto, espera-se ter uma reatância indutiva $X_{L1}(60\text{Hz}) < 0,5\Omega$. Utilizando o indutor de $600\mu\text{H}$ disponível no LEPACE (Laboratório de Eletrônica de Potência e Acionamento Elétrico), é obtida a seguinte impedância:

$$X_{L1}(60\text{Hz}) = 2 \cdot \pi \cdot 60\text{Hz} \cdot 600\mu\text{H} = 0,226\Omega$$

Assim,

$$L1 = 600\mu\text{H}.$$

Para o projeto de C1, o esquema elétrico deste filtro pode ser redesenhado conforme mostrado na Fig. 5.3, onde a fonte de tensão V_{CA} é anulada e a corrente na entrada da ponte retificadora da Fig. 5.2 é representada pela fonte de corrente I_i .

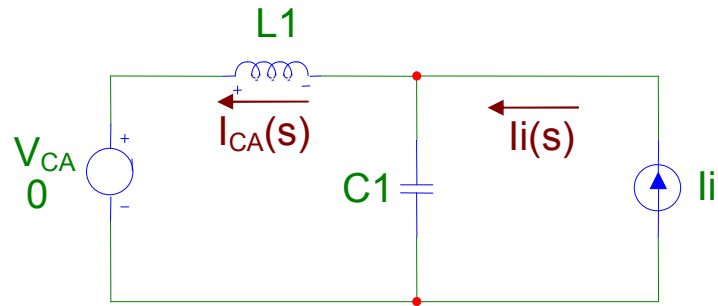


Fig. 5.3: Circuito equivalente para projeto do filtro de entrada.

Uma modelagem matemática do circuito da Fig. 5.3 no domínio freqüência sugere que o ganho K da função de transferência de $I_i(s)$ para $I_{CA}(s)$, com $s=j\omega$ é dado por [4]:

$$K = \left| \frac{I_i(j\omega)}{I_{CA}(j\omega)} \right| = \left| \frac{1}{1 - \omega^2 \cdot L1 \cdot C1} \right| \quad (5.1)$$

Para um bom desempenho de filtragem na freqüência de chaveamento $f_c=19,2\text{kHz}$, almeja-se obter uma atenuação de pelo menos 20 vezes nesta freqüência, isto é, $K = 1/20$ para $\omega=2\pi \cdot f_c$. Utilizando o valor comercial de $3,3\mu\text{F}$ em $C1$ obtém-se a seguinte atenuação:

$$\frac{1}{K} = |1 - (2\pi \cdot 19,2\text{kHz})^2 \cdot 600\mu\text{H} \cdot 3,3\mu\text{F}| = 28$$

Logo,

$$C1 = 3,3\mu\text{F}.$$

5.5 Conversor *boost*

O diagrama do circuito do conversor *boost* é apresentado na Fig. 5.4. Este bloco recebe como entrada a senóide retificada $V_i(t) = |V_{ip} \cdot \text{sen}(2\pi \cdot f_r \cdot t)|$ obtida da ponte retificadora e a eleva de forma a manter os capacitores $C2$ e $C3$ carregados com tensão de saída V_o . Admitindo que existam quedas de tensão significativas nos diodos da ponte retificadora, podendo chegar a 1V por diodo [5], o valor assumido para a tensão de pico V_{ip} ao longo do projeto é de 15V, sendo assim $V_i(t) = |15 \cdot \text{sen}(120\pi \cdot t)|$.

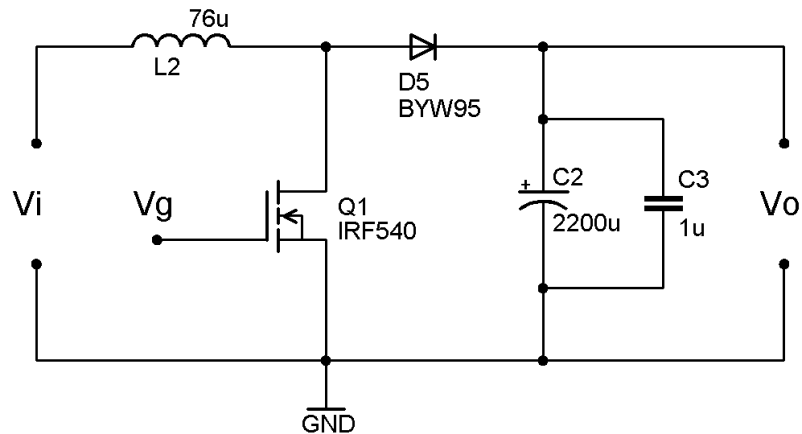


Fig. 5.4: Circuito do conversor *boost* utilizado entre a ponte retificadora e a carga.

O componente utilizado para atuar como elemento chaveador é o transistor MOSFET IRF540, produzido pela International Rectifier. A escolha se deve principalmente ao baixo custo deste componente e sua ampla disponibilidade no varejo de componentes eletrônicos, ainda assim oferecendo características que superam as exigências do projeto, como baixa resistência entre dreno e fonte e tensão máxima dreno-fonte igual a 100V [6].

5.5.1 Projeto do indutor

O indutor utilizado consiste em um toróide feito de material ferromagnético enrolado por fio de cobre esmaltado. Para garantir a operação do conversor em condução descontínua, o tempo máximo t_{ONmax} que deverá ser permitido para a carga do indutor é calculado através da equação (5.4), considerando como tempo máximo de condução 70% da duração do período chaveamento, permitindo assim uma margem de segurança para evitar que o circuito entre inesperadamente em modo de condução contínua. Neste cálculo, considera-se para os dados de (5.4) a tensão de saída nominal $V_{onom}=36V$, bem como o período do ciclo de chaveamento

$$T = \frac{1}{f_c} = 52,1\mu s.$$

$$t_{ONmax} = 70\% \cdot T \cdot \frac{(V_{onom} - V_{ip})}{V_{onom}}$$

$$t_{ONmax} = 70\% \cdot 52,1\mu s \frac{(36V - 15V)}{36V}$$

$$t_{ONmax} = 21,3\mu s$$

A Equação (5.2) determina o valor de G para operação com carga nominal.

$$P = G \cdot \frac{V_{ip}^2}{2}$$

$$G = \frac{2 \cdot P_{nom}}{V_{ip}^2} = \frac{2 \cdot 10W}{(15V)^2} = 0,089S \quad (5.2)$$

O valor máximo para G é definido de forma a permitir uma leve sobrecarga no circuito. Esta sobrecarga é necessária durante a partida e durante os transitórios de corrente na carga, de forma a permitir que a tensão de saída seja regulada. Para isto, G_{max} deverá ser superior ao valor encontrado em (5.2), portanto define-se que:

$$G_{max} = 0,1S$$

Finalmente, assumindo que t_{ON} em (4.10) deverá atingir seu valor máximo quando $G=G_{max}$ e $V_i(t)=V_{ip}$, isolando-se L na Equação (4.10) é possível obter (5.3) e projetar o valor do indutor L2.

$$L = \frac{t_{ONmax}^2}{2 \cdot T \cdot G_{max}} \cdot \left[\frac{V_{onom}}{V_{onom} - V_{ip}} \right] \quad (5.3)$$

$$L = \frac{(21,3\mu s)^2}{2 \cdot 52,1\mu s \cdot 0,1S} \cdot \left[\frac{36V}{36V - 15V} \right]$$

Logo,

$$L2 = 75\mu H.$$

5.5.2 Projeto do filtro capacitivo de saída

O valor da capacitância necessária na saída do conversor *boost* é determinado pelo máximo *ripple* de tensão aceitável na saída. Sendo assim, para o projeto de C2 é necessário

conhecer a componente CA da função $\bar{I}_D(t)$ que descreve a corrente média por ciclo de chaveamento durante a descarga do indutor através de D5.

Sabe-se que a potência média de entrada $\bar{P}_1(t)$ no conversor *boost* a cada ciclo de chaveamento é determinada por:

$$\bar{P}_1(t) = G \cdot V_i^2(t) = G \cdot V_{ip}^2 \cdot \text{sen}^2(2\pi \cdot f_r \cdot t) \quad (5.4)$$

A potência média $\bar{P}_D(t)$ por ciclo de chaveamento fornecida durante a descarga do indutor L2, por sua vez, é aproximada por:

$$\bar{P}_D(t) = \bar{I}_D(t) \cdot V_{onom} \quad (5.5)$$

Desprezando-se as perdas na conversão, a função que descreve a corrente média em D5 quando $G=G_{\max}$ pode ser obtida fazendo-se $\bar{P}_1(t) = \bar{P}_D(t)$ e isolando-se $\bar{I}_D(t)$. Logo,

$$\bar{I}_D(t) = \frac{G_{\max} \cdot V_{ip}^2 \cdot \text{sen}^2(2\pi \cdot f_r \cdot t)}{V_{onom}} \quad (5.6)$$

Pela identidade trigonométrica $\text{sen}^2(x) = \frac{1}{2}[1 - \cos(2x)]$ [4] é obtida a expressão (5.7), onde fica evidente que a corrente média por ciclo de chaveamento em D5 possui uma componente CA de frequência $2f_r=120\text{Hz}$ e amplitude de pico a pico I_{Dpp} calculada em (5.8):

$$\bar{I}_D(t) = \frac{G_{\max} \cdot V_{ip}^2}{2 \cdot V_{onom}} \cdot [1 - \cos(4\pi \cdot f_r \cdot t)] \quad (5.7)$$

$$I_{Dpp} = 2 \cdot I_{Dp} = 2 \cdot \frac{G_{\max} \cdot V_{ip}^2}{2 \cdot V_{onom}} = \frac{0,1S \cdot (15V)^2}{36V} = 625\text{mA} \quad (5.8)$$

Assim, a amplitude ΔV_{opp} do *ripple* da tensão de saída fica dependente de I_{Dpp} e da reatância capacitiva $X_{C2}(120\text{Hz})$.

$$\Delta V_{opp} = I_{Dpp} \cdot X_{C2}(120\text{Hz})$$

Nos passos seguintes é calculada a reatância mínima para o filtro, que deverá permitir um *ripple* de tensão ΔV_{opp} menor que o especificado por ΔV_{omax} no início do projeto.

$$X_{C2}(120\text{Hz}) < \frac{\Delta V_{omax}}{I_{Dpp}}$$

$$X_{C2}(120\text{Hz}) < \frac{0.5\text{V}}{625\text{mA}}$$

$$X_{C2}(120\text{Hz}) < 0,8\Omega \quad (5.9)$$

Finalmente, o valor do capacitor C2 pode ser projetado em função da reatância mínima calculada em (5.9):

$$C2 > \frac{1}{2\pi \cdot 120\text{Hz} \cdot 0,8\Omega}$$

$$C2 > 1,66\text{mF}$$

Assim, foi adotado para C2 o valor comercial de 2200 μF .

$C2 = 2200\mu\text{F}$

A finalidade do capacitor C3 em paralelo com C2 é reduzir a impedância do filtro de saída nas frequências onde apenas o capacitor eletrolítico C2 não apresentaria um bom desempenho.

5.6 Acionamento do transistor MOSFET

Com a finalidade de adequar o sinal de PWM gerado pelo microcontrolador aos níveis necessários pelo *gate* do transistor MOSFET Q1, um circuito integrado 555 é utilizado como *buffer* de tensão e de corrente. A Fig. 5.5 apresenta a forma de ligação do 555 que o torna capaz de amplificar um sinal digital V_{pwm} que varia de 0 a 5V para um nível de tensão entre 0 e aproximadamente V_{CC} (15V) em V_g , fornecendo picos de corrente limitados por R1 a um valor de até 183mA.

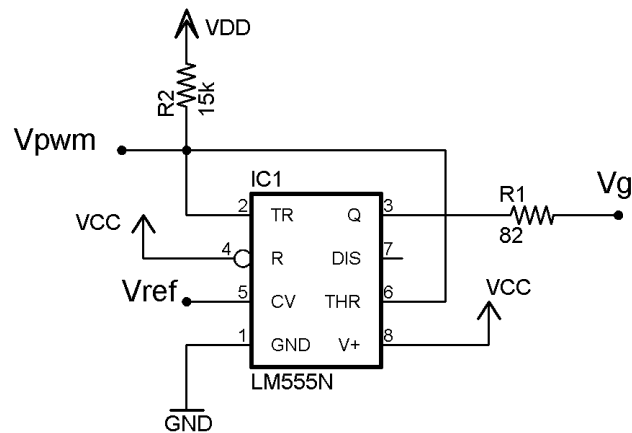


Fig. 5.5: Circuito para amplificação do sinal PWM e acionamento do MOSFET.

Esta solução evita a sobrecarga do pino de I/O do microcontrolador e reduz os tempos de subida e descida do sinal ao permitir que a capacitância do terminal *gate* seja carregada mais rapidamente. Devido à característica inversora deste buffer, o resistor R2 conectado a V_{DD} (5V) é utilizado como *pull-up* para que, na ausência do sinal de entrada, a saída se mantenha em um estado inativo que não acionará indevidamente transistor Q1. A tensão de referência externa $V_{ref} = 2,5V$ aplicada no pino 5 serve para reduzir os limiares utilizados nos comparadores internos do circuito integrado.

5.7 Circuitos condicionadores de sinal

Com a forma de modulação utilizada neste projeto é necessário medir o valor instantâneo da tensão de entrada V_i e da tensão de saída V_o do circuito. Para esta finalidade, os pinos 2 e 3 do microcontrolador são configurados como entradas analógicas do conversor A/D interno e o pino 5 é configurado como entrada para tensão de referência positiva.

Como os sinais a serem amostrados poderiam assumir amplitudes que excedem o valor máximo de tensão admissível nos pinos do microcontrolador, circuitos de condicionamento devem ser utilizados. O propósito destes circuitos é aplicar uma atenuação pré-definida nas tensões a serem medidas, filtrar ruídos e componentes de frequência elevada

oriundas dos efeitos do chaveamento do conversor e por fim proteger o microcontrolador contra sobretensões nos pinos de I/O.

5.7.1 Circuito para medição da tensão de entrada

O circuito mostrado na Fig. 5.6 trata-se de um divisor resistivo em paralelo com um capacitor, formando um filtro passa-baixa de primeira ordem que fornecerá o sinal V_{in} para amostragem.

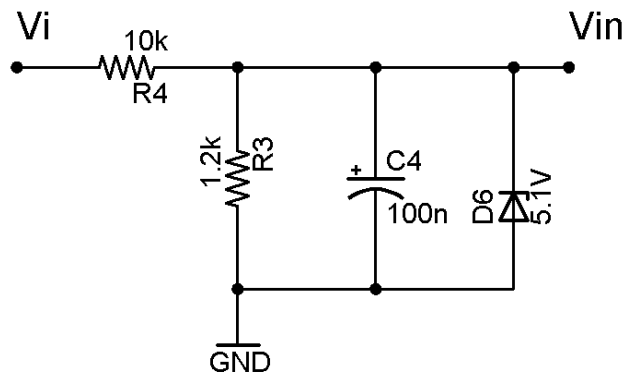


Fig. 5.6: Circuito para medição da tensão de entrada.

Conforme informações do fabricante do PIC18F2431, a impedância máxima aceitável para o sinal analógico de entrada nos canais de A/D é de $2,5k\Omega$ [7], portanto, R3 foi escolhido abaixo deste valor.

$$R3 = 1,2k\Omega$$

O resistor R4 foi projetado de forma a atenuar a tensão V_o em cerca de 10x. Com $R4=10k\Omega$ tem-se a atenuação:

$$\frac{R3 + R4}{R3} = \frac{1,2k\Omega + 10k\Omega}{1,2k\Omega} = 9,33$$

Logo,

$$R4 = 10k\Omega$$

Para filtrar os ruídos causados pelo chaveamento do conversor, o capacitor C4 foi projetado para que o conjunto apresente uma frequência de corte pelo menos uma década abaixo de f_c . Com $C4=100\text{nF}$ tem-se a frequência de corte f_0 calculada por [4]:

$$f_0 = \frac{1}{2\pi \cdot (R3||R4) \cdot C4} = \frac{1}{2\pi \cdot 1071\Omega \cdot 100\text{nF}} = 1,49\text{kHz}$$

Logo,

$$C4 = 100\text{nF}$$

Por fim, um diodo zener de 5.1V foi acrescentado para limitar a tensão máxima de saída do circuito de condicionamento.

5.7.2 Circuito para medição da tensão de saída

Da mesma forma que o condicionamento para a tensão de entrada, este bloco consiste em um divisor resistivo com filtro passa-baixa de primeira ordem e limitador de tensão. Conforme será visto, o objetivo desta medição é fornecer a realimentação que deverá manter valor médio de V_o seguindo o valor nominal V_{onom} usado como referência em regime permanente.

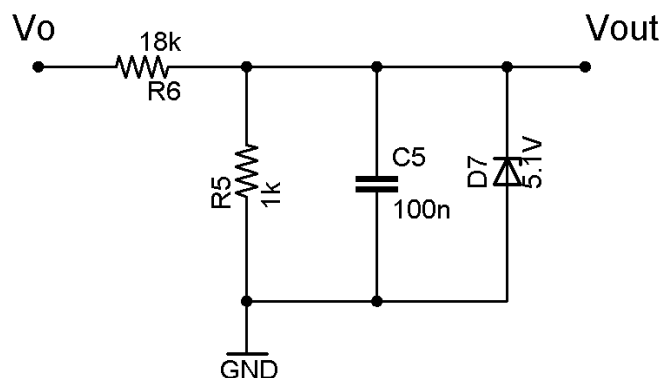


Fig. 5.7: Circuito para medição da tensão de saída.

Para a obtenção do valor médio de V_o se faz necessário rejeitar do *ripple* de 120Hz presente na tensão de saída do conversor. Apesar disso, a frequência de corte escolhida para

esta etapa é semelhante à usada no circuito de medição da tensão de entrada. Esta escolha foi feita tendo em vista a disponibilidade de processamento digital que permitirá a filtragem da ondulação de V_o através de software, evitando os atrasos de fase que seriam impostos por um filtro analógico com frequência de corte suficientemente baixa para este fim.

A atenuação de 19 vezes imposta pelo divisor formado por R5 e R6 é aproximadamente o dobro da atenuação do circuito de condicionamento da tensão de entrada, o que permitirá que as tensões amostradas em V_{in} e V_{out} sejam subtraídas no software embarcado sem necessidade de conversões de escala com números de ponto flutuante ou frações que implicariam em maior custo computacional e, conseqüentemente, na redução da taxa de amostragem.

5.8 Alimentação dos sub-circuitos

Os circuitos reguladores de tensão apresentados na Fig. 5.8 são utilizados para fornecer as tensões de alimentação para os demais sub-circuitos. A decisão de ligar este bloco na saída do conversor *boost* evita que o consumo de corrente adicional destes componentes cause qualquer tipo de distorção na forma de onda da corrente de entrada.

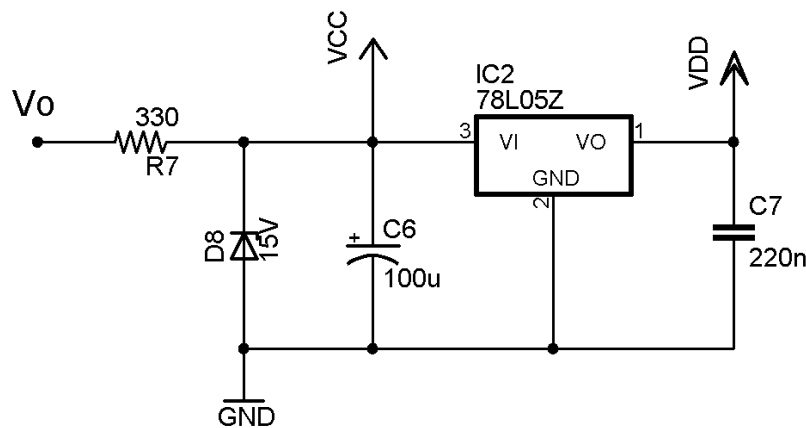


Fig. 5.8: Reguladores de tensão.

O primeiro estágio de regulação (R7, D8 e C6) rebaixa a tensão de saída V_o do conversor ao valor de 15V, gerando o barramento V_{cc} que alimentará o 555 e o regulador de tensão 78L05. Este, por sua vez, fornece a alimentação $V_{dd}=5V$ para o microcontrolador.

A tensão $V_{ref}=2,5V$ é gerada pelo circuito da Fig. 5.9.

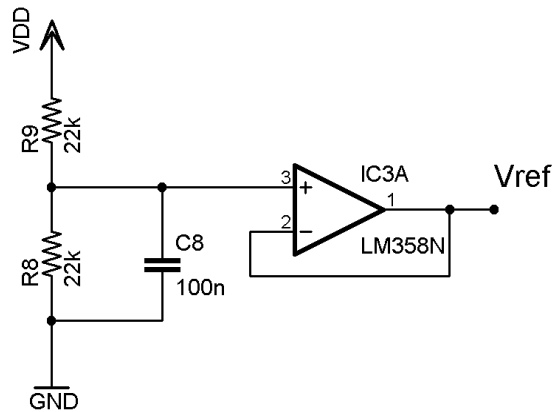


Fig. 5.9: Gerador de tensão de referência.

O seguidor de tensão é necessário para garantir uma impedância de saída suficientemente baixa, tendo em vista seguir a recomendação do fabricante do microcontrolador que estabelece que a impedância máxima aceitável para esta fonte de referência é igual a 75Ω [7].

5.9 Microcontrolador

O microcontrolador mostrado na Fig. 5.10 é o dispositivo responsável pela geração do sinal PWM utilizado como comando de chaveamento para o conversor *boost*. O modelo escolhido é o PIC18F2431 fabricado pela Microchip Technology Inc.

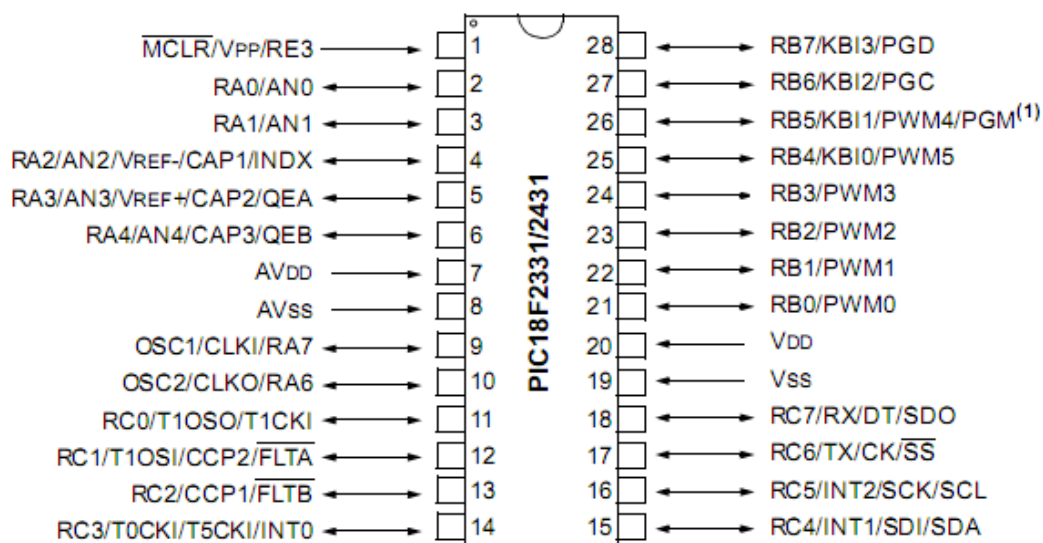


Fig. 5.10: Microcontrolador PIC18F2431 [7].

Este circuito integrado de 28 pinos conta com uma CPU RISC (*Reduced Instruction Set Computer*) e oferece os recursos de hardware necessários para que sejam realizadas as tarefas de amostragem das tensões de entrada e saída do conversor *boost*, a realização dos cálculos matemáticos e a obtenção de uma saída de pulsos com frequência fixa e largura variável. As características deste modelo incluem [7]:

- Velocidade de processamento de até 10 MIPS;
- Módulo gerador de PWM com até 14 bits de resolução para o ciclo de trabalho;
- Conversor A/D de 10 bits capaz de obter até 200.000 amostras por segundo, feitas de forma seqüencial em 1, 2 ou 4 canais de entrada e uma fila do tipo FIFO (*First In, First Out*) com capacidade para armazenar até 4 valores convertidos;
- Oscilador a cristal com diversos modos de operação para geração de sinais de *clock* de até 40MHz;
- Pinos de I/O suportando correntes de até 25mA;
- Hardware para multiplicação 8 x 8 bits;
- Memória de programa do tipo Flash de 16KB
- 768 bytes de memória RAM

O esquema de ligação do microcontrolador no circuito é apresentado na Fig. 5.11. Os componentes externos necessários são um cristal de quartzo que define a frequência de *clock* do sistema e dois capacitores cerâmicos para estabilização do oscilador. As tensões V_{in} e V_{out} fornecidas pelos circuitos de condicionamento analógico são amostradas pelas entradas AN0 e AN1 respectivamente, enquanto a tensão de referência de 2,5V é enviada à entrada VREF+.

Neste projeto utiliza-se uma frequência de *clock* $F_{osc}=40\text{MHz}$. Este microcontrolador conta com um circuito FLL (*Frequency-locked Loop*) interno que permite multiplicar a frequência do oscilador por um fator quatro. Sendo assim, foi escolhido um cristal XT1 de 10MHz e capacitores C9 e C10 com valor de 22pF, conforme a orientação do *datasheet* para escolha das capacitâncias de estabilização [7].

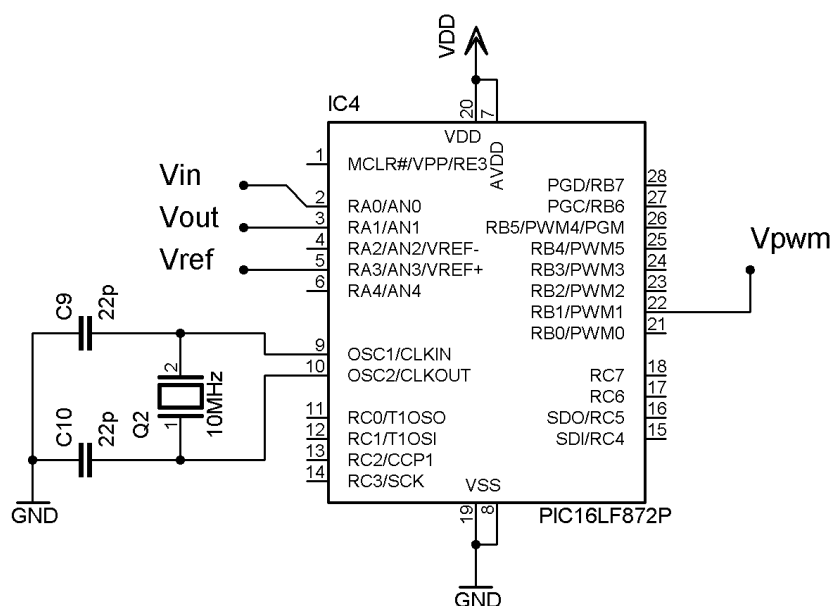


Fig. 5.11: Ligação do microcontrolador no circuito.

O sinal PWM é obtido a partir da saída PWM1, que fornece um sinal complementar (invertido) em relação à saída principal PWM0. Esta escolha se faz necessária para compensar a inversão já existente no 555 do circuito de *buffer* para acionamento do MOSFET. A frequência de chaveamento exata f_c , gerada pelo PWM, é proveniente do período T definido

pela equação 5.10 [7]. A solução desta equação permite obter o valor do registrador PTPER em função da frequência de *clock* F_{osc} , do período de chaveamento T desejado e do valor do registrador PTMRPS usado como *postscaler* para o sinal de *clock*.

$$T = \frac{(PTPER + 1) \cdot PTMRPS}{\frac{F_{osc}}{4}} \quad (5.10)$$

Conforme será visto, a escolha de um valor para f_c múltiplo inteiro da frequência $2f_r=120\text{Hz}$ permitirá a filtragem do *ripple* da tensão de saída através de uma média calculada em software. Assumindo $F_{osc}=40\text{MHz}$, PTMRPS igual a 1 e fazendo-se PTPER igual a 520 obtém-se em (5.10) um período de $52,1\mu\text{s}$, correspondendo a uma frequência de chaveamento de $320 \cdot f_r=19,2\text{kHz}$.

$f_c = 19,2\text{kHz}$

6 CONTROLE DA TENSÃO DE SAÍDA

A tarefa de manter a tensão de saída V_o regulada é cumprida através de um sistema de controle em malha fechada. O diagrama de blocos da Fig. 6.1 apresenta a forma geral deste sistema, onde $C(s)$, $D(s)$, $G(s)$ e $H(s)$ representam respectivamente as funções de transferência do controlador, do atuador, do processo e do sensor [8].

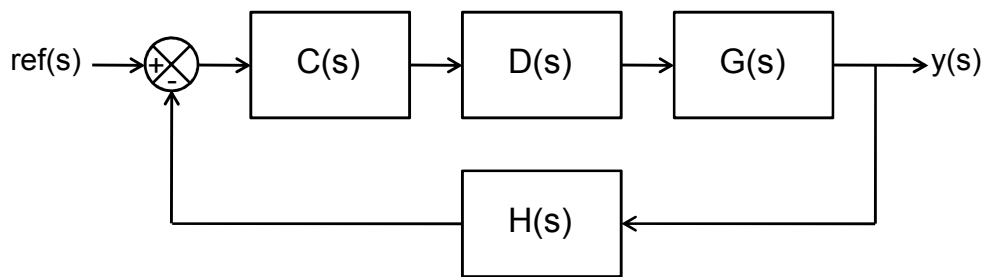


Fig. 6.1: Diagrama de blocos mostrando os elementos de um sistema de controle em malha fechada.

6.1 Modelagem do sensor

A variável a ser monitorada pelo sistema é a tensão V_o sobre o filtro capacitivo, dado que esta tensão irá alimentar diretamente a carga. Na prática, a tensão V_o é representada no software embarcado por um número inteiro V_{outd} resultante da conversão A/D realizada em V_{out} . A Equação (6.1) permite calcular o valor V_d que resulta da conversão A/D de uma tensão analógica V qualquer, com uma tensão de referência positiva V_{ref} e resolução de N bits.

$$V_d = \frac{V}{V_{ref}} \cdot 2^N \quad (6.1)$$

Considerando o conversor A/D com resolução de 10 bits disponível no PIC18F2431, a referência do circuito $V_{ref}=2,5V$, a atenuação imposta a V_o pelo circuito de condicionamento que produz V_{out} e um fator de escala igual a dois multiplicado após a conversão tem-se:

$$V_{outm} = \overline{V_{outd}} = 2 \cdot \frac{\overline{V_{out}}}{V_{ref}} \cdot 2^{10} = \frac{\overline{V_o}}{19} \cdot \frac{2^{11}}{2,5V}$$

$$V_{outm} = 43,12 \cdot \bar{V}_o \quad (6.2)$$

A partir de (6.2) é obtido o ganho para função de transferência $H(s)$ do sistema de controle.

$$H(s) = \frac{V_{outm}}{\bar{V}_o}$$

Logo,

$$H(s) = 43,12$$

6.2 Modelagem do processo

A tensão de saída do circuito depende da carga armazenada em C2 e C3. O objetivo do sistema realimentado é manter V_o próximo de V_{onom} , independentemente das variações de corrente na carga. Sendo assim, a corrente drenada pela carga é desconsiderada na modelagem do processo e será tratada como uma forma de perturbação. A função de transferência $G(s)$ que determina a tensão $V_o(s)$ em função da corrente média $\bar{I}_D(s)$ que percorre o diodo D5 é a função de transferência da capacitância de saída, dada por:

$$G(s) = \frac{V_o(s)}{\bar{I}_D(s)} = \frac{1}{(C2 + C3) \cdot s} = \frac{1}{(2200\mu F + 1\mu F) \cdot s}$$

Logo,

$$G(s) = \frac{454}{s}$$

6.3 Modelagem do atuador

De acordo com a equação (4.8), é possível variar a corrente de entrada do conversor através da manipulação da variável G , deste modo controlando também a corrente média \bar{I}_D . Matematicamente, a potência média \bar{P} convertida pelo *boost* neste circuito é aproximada por:

$$\bar{P} = \frac{V_{ip}^2}{2} \cdot G = V_{onom} \cdot \bar{I}_D \quad (6.3)$$

Isolando-se \bar{I}_D em (6.3) é obtida a expressão (6.4), mostrando que a corrente fornecida para o filtro capacitivo é diretamente proporcional ao valor de G.

$$\bar{I}_D = \frac{V_{ip}^2}{2 \cdot V_{onom}} \cdot G = \frac{(15V)^2}{2 \cdot 36V} \cdot G \quad (6.4)$$

$$\bar{I}_D = 3,125 \cdot G \quad (6.5)$$

Para fins de implementação, é definida uma variável inteira G_d , com resolução de 10 bits, que representará o valor de G nos cálculos realizados em software. Com esta resolução, os valores possíveis para G_d variam de zero ao máximo de 1023, devendo este limite superior corresponder ao ganho máximo G_{max} . Assim, obtém-se a relação:

$$G = \frac{G_d}{1023} \cdot G_{max} = \frac{G_d}{1023} \cdot 0,1S \quad (6.6)$$

$$G = 97,75 \cdot 10^{-6} \cdot G_d \quad (6.7)$$

Substituindo-se (6.7) em (6.5) verifica-se que a corrente média \bar{I}_D pode ser controlada diretamente a partir do valor de G_d . Deste modo, a função de transferência $D(s)$ que representa o atuador no sistema de controle fica dada por:

$$D(s) = \frac{\bar{I}_D(s)}{G_d(s)} = 3,125 \cdot 97,75 \cdot 10^{-6}$$

$$D(s) = 306 \cdot 10^{-6}$$

6.4 Projeto do controlador

A Fig. 6.2 apresenta o diagrama de blocos completo do sistema. A corrente I_o consumida pela carga é subtraída da corrente média \bar{I}_D em D5, restando a corrente média \bar{I}_C que é entregue ao filtro capacitivo. A corrente I_o pode ser considerada uma forma de

perturbação, já que sua lei não é conhecida e que variações em seu valor devem ser toleradas pelo circuito.

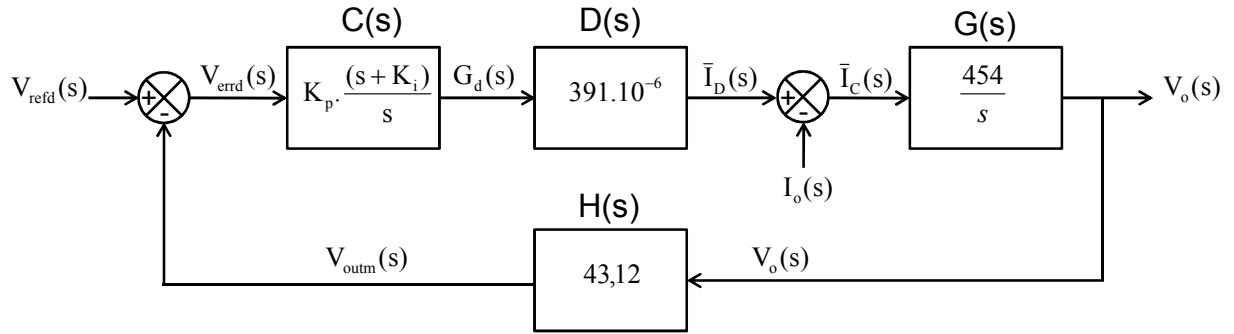


Fig. 6.2: Diagrama de blocos do sistema de controle da tensão de saída.

O controlador $C(s)$ utilizado neste projeto é um controlador do tipo PI (proporcional-integral), cuja função de transferência é dada por [8]:

$$C(s) = K_p \cdot \frac{(s + K_i)}{s}$$

As constantes K_p e K_i devem ser projetadas visando minimizar os efeitos da perturbação. Isto pode ser obtido através do uso do teorema da superposição [4], supondo $V_{refd}(s)=0$ e avaliando-se o comportamento da função de transferência $R(s) = \frac{V_o(s)}{I_o(s)}$, conforme segue:

$$R(s) = \frac{V_o(s)}{I_o(s)} = \frac{-G(s)}{1 + C(s) \cdot D(s) \cdot G(s) \cdot H(s)}$$

$$R(s) = \frac{-454s}{s^2 + 6K_p + 6K_p \cdot K_i}$$

Escrevendo-se o denominador de $R(s)$ na forma $s^2 + 2\xi \cdot \omega_n \cdot s + \omega_n^2$, onde ξ é o fator de amortecimento da resposta do sistema e ω_n sua frequência natural [9], tem-se que:

$$2\xi \cdot \omega_n = 6 \cdot K_p$$

$$\omega_n^2 = 6 \cdot K_p \cdot K_i$$

Escolhendo um fator de amortecimento $\xi = 0,7$ pode-se obter uma relação entre K_p e K_i dada por:

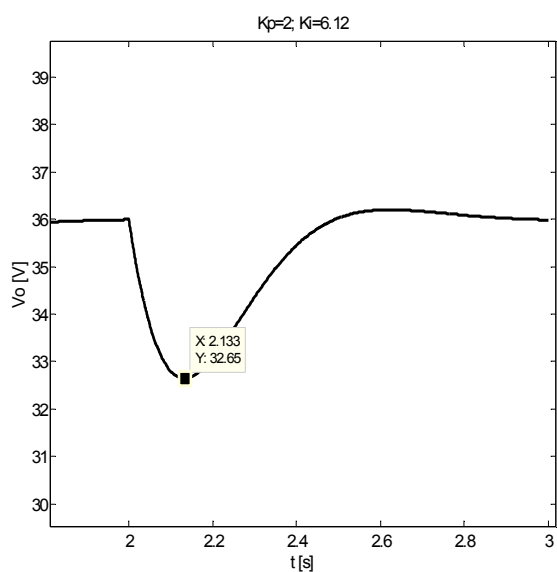
$$K_i = 3,06. K_p \quad (6.8)$$

A Tabela 2 apresenta uma lista de valores para K_p e os valores correspondentes de K_i calculados através da relação dada por (6.8).

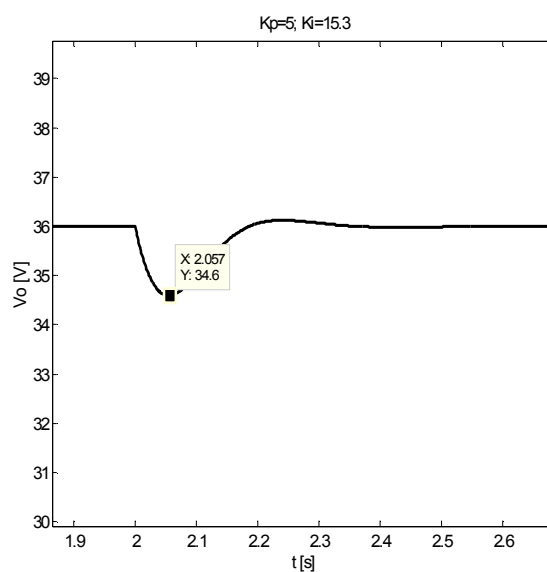
Tabela 2: Valores de K_p e K_i para simulação do sistema de controle da tensão de saída.

K_p	K_i
2	6,12
5	15,3
10	30,6
20	61,2

As simulações da Fig. 6.3, realizadas na ferramenta Simulink do software MATLAB, mostram a resposta de V_o quando o sistema está sujeito a uma perturbação de corrente na saída em $t = 2s$, com amplitude $\frac{1}{2} \frac{P_{nom}}{V_{onom}} = 139mA$. Para a simulação do controlador $C(s)$, foi utilizado o bloco *Discrete PI Controller* com um período de amostragem de 8,33ms.



(a)



(b)

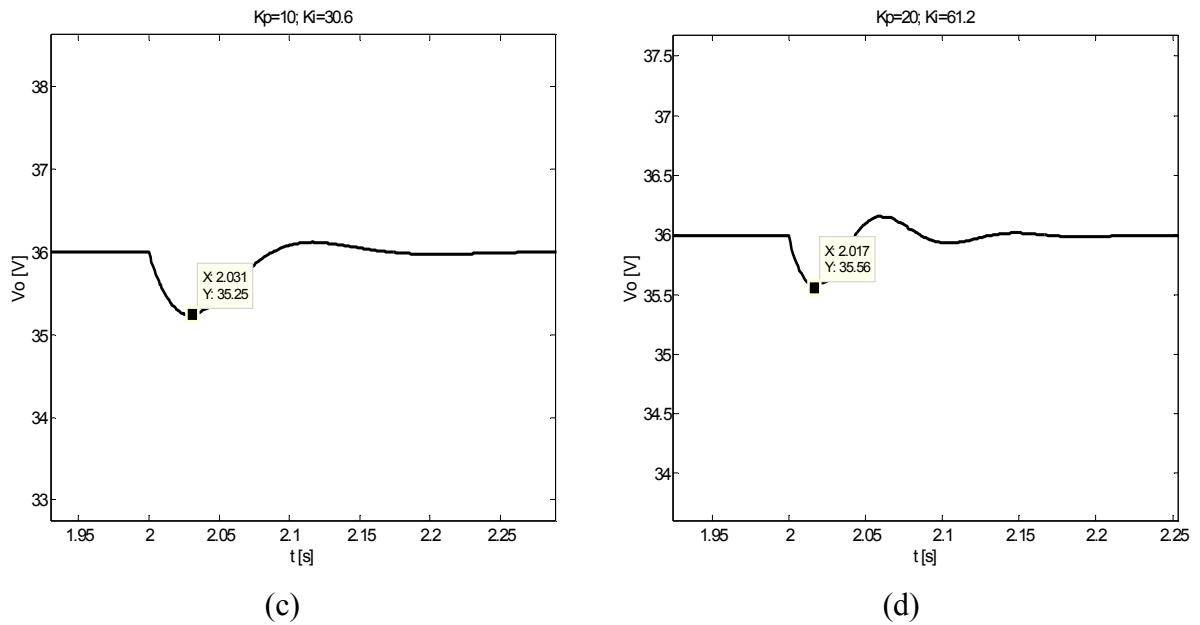


Fig. 6.3: Resposta à perturbação de corrente na saída, com diferentes valores para K_p e K_i .

Pode-se observar nas simulações apresentadas nas Figs 6.3(a) e 6.3(b) que a tensão de saída apresenta variações consideráveis quando a carga é conectada. Com valores maiores para K_p e K_i (Figs 6.3(c) e 6.3(d)) a variação causada em V_o se reduz, ficando comparável ao *ripple* de tensão projetado para o *boost*. Os valores da Fig. 6.3(c) são escolhidos. Assim, a função de transferência $C(s)$ do controlador fica dada por:

$$C(s) = 10 \cdot \frac{(s + 30,6)}{s} \quad (6.9)$$

7 DESCRIÇÃO DO SOFTWARE

7.1 Visão geral

O software desenvolvido para o PIC18F2431 foi escrito em linguagem C utilizando o ambiente de desenvolvimento integrado MPLAB e o compilador CCS. A gravação de *firmware* é feita através de um gravador com conexão USB que funciona integrado ao MPLAB. O fluxograma geral do programa é apresentado na Fig 7.1.

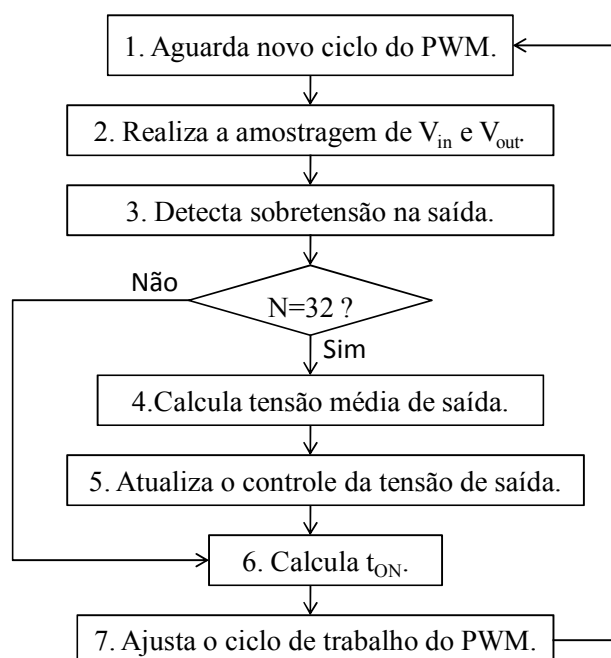


Fig. 7.1: Fluxograma geral do programa.

No primeiro passo, o programa aguarda até que o *flag* PTIF (*PWM Time Base Interrupt Bit*) seja setado, indicando o início de um novo ciclo de geração do sinal PWM. No segundo passo as tensões instantâneas da entrada e da saída do *boost* são amostradas. No terceiro passo, uma rotina detecta caso durante os testes a tensão de saída por algum motivo venha a ultrapassar o valor máximo de 42V e desativa o circuito para proteger os componentes. O quarto passo é responsável por calcular o valor médio da tensão de saída do

conversor, de forma a filtrar o *ripple* de tensão. No passo 5, uma implementação digital do controlador PI descrito no capítulo 6 determina o valor de G_d a ser utilizado no cálculo de t_{ON} do passo 6. Por fim, o ciclo de trabalho do PWM é ajustado.

7.2 Amostragem de V_{in} e V_{out}

O fluxograma da Fig 7.2 apresenta a seqüência de passos realizados pela rotina de amostragem, que é executada 3840 vezes por segundo, ou seja, uma vez a cada 5 ciclos de f_c . Define-se assim uma freqüência de amostragem $f_a=3840\text{Hz}$.

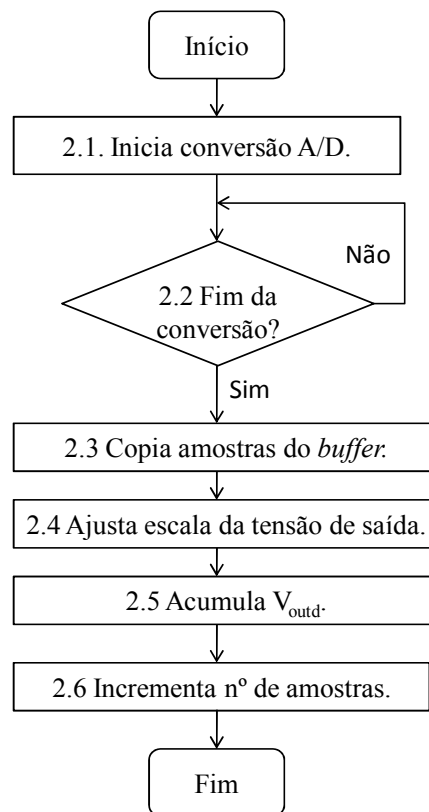


Fig. 7.2: Fluxograma da rotina de amostragem das tensões de entrada e saída do conversor.

Em 2.1 o *flag* GO/\overline{DONE} é setado, dando início ao processo de amostragem dos canais AN0 e AN1 do conversor A/D interno do microcontrolador, conectados às tensões V_{in} e V_{out} respectivamente. O programa fica em *loop* no passo 2.2 aguardando o fim da conversão, que é

sinalizado pelo hardware através do apagamento automático do *flag* GO/\overline{DONE} . No passo 2.3, as duas amostras de tensão obtidas são copiadas sequencialmente do *buffer* de conversão ADRES para as variáveis V_{ind} e V_{outd} . Em 2.4, o valor de V_{outd} é dobrado através do deslocamento de um bit para a esquerda, tendo em vista que a atenuação do divisor resistivo do circuito de condicionamento para V_{out} é aproximadamente o dobro da atenuação do circuito para V_{in} . Assim, as duas tensões mantêm dentro do programa a mesma escala. Em 2.5 o valor de V_{outd} é acumulado na variável V_{outs} e em 2.6 é incrementado o contador N do número de amostras somadas. Estes dados serão usados para calcular o valor médio de V_{outd} .

7.3 Detecção de sobretensão na saída

Com a finalidade de proteger os componentes do circuito durante os testes e a depuração, foi elaborada uma rotina que limita a tensão de saída do conversor ao valor máximo de 42V. Esta rotina age independentemente do sistema de controle que regula V_o e seu fluxograma é apresentado na Fig 7.3.

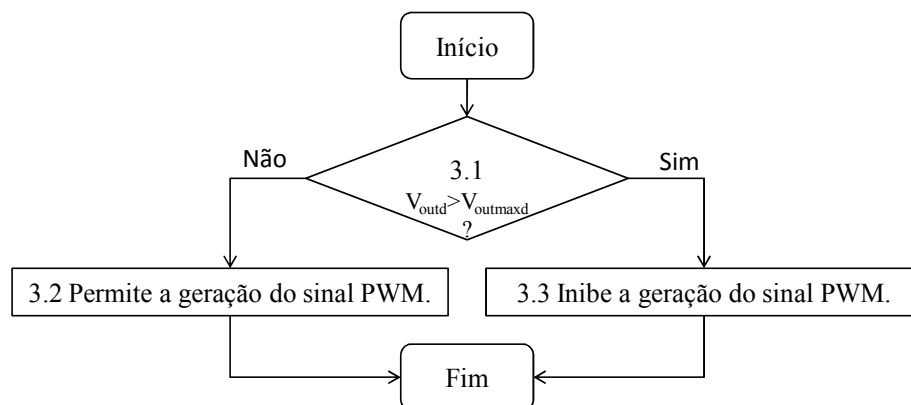


Fig. 7.3: Fluxograma da rotina que detecta sobretensão em V_o .

O funcionamento deste limitador consiste em comparar a última amostra V_{outd} tomada e compará-la com o valor máximo pré-definido V_{outmax} . Caso V_{outd} supere V_{outmax} , o recurso

PWM *Output Override* é acionado de forma a forçar o pino de saída do sinal PWM ao seu estado inativo, inibindo assim o acionamento do MOSFET.

7.4 Filtragem do *ripple* da tensão de saída

Com a taxa de amostragem utilizada na conversão A/D, tem-se $\frac{3840}{120} = 32$ amostras V_{outd} por ciclo de 120Hz. Ao serem completadas e somadas estas 32 amostras ($N = 32$), o valor acumulado em V_{outs} é deslocado em 5 bits à direita, o que equivale a uma divisão por 32. O resultado obtido é armazenado na variável V_{outm} , correspondendo ao valor médio das amostras V_{outd} tomadas durante um intervalo de tempo igual à duração de um ciclo de 120Hz. Este valor médio é recalculado a uma taxa $f_{am}=120\text{Hz}$ e servirá para realimentar o sistema de controle da tensão de saída, de forma a evitar que o *ripple* presente em V_o interfira no funcionamento do sistema.

7.5 Implementação digital do controlador PI

Para que o controle da tensão de saída possa ser realizado pelo software, a função de transferência do controlador deve ser aproximada numericamente. Primeiramente, a função $C(s)$ é re-escrita separando-se a ação proporcional da ação integral, de acordo com a forma mostrada em (7.1).

$$C(s) = K_p + \frac{K_p K_i}{s} \quad (7.1)$$

Assim, o termo proporcional discretizado a ser aplicado pelo controlador digital quando obtida a k -ésima amostra do valor médio de V_{out} é dado por [8]:

$$P(k) = K_p \cdot V_{errd}(k) \quad (7.2)$$

onde $V_{err}(k)$ é o erro de tensão na escala numérica utilizada após a conversão A/D do sinal V_{out} . O termo integral, por sua vez, pode ser obtido através da aproximação de Tustin,

também conhecida como transformação bilinear, que fornece a seguinte equação de recorrência [8]:

$$I(k) = I(k - 1) + \frac{K_p \cdot K_i}{f_{am}} \cdot \frac{V_{err}(k) + V_{err}(k - 1)}{2} \quad (7.3)$$

onde f_{am} é a frequência de amostragem utilizada no sistema de controle, isto é, a frequência em que são computados em V_{outm} os valores médios das últimas 32 amostras de V_{out} .

Unindo-se as constantes K_p , K_i e f_{am} em uma nova constante K_{id} dada por (7.4), é possível re-escrever (7.3) na forma mostrada em (7.5):

$$K_{id} = \frac{K_p \cdot K_i}{f_{am}} \quad (7.4)$$

$$I(k) = I(k - 1) + K_{id} \cdot \frac{V_{err}(k) + V_{err}(k - 1)}{2} \quad (7.5)$$

Com os valores utilizados no projeto, tem-se através de (7.4) o seguinte valor para K_{id} :

$$\frac{K_p \cdot K_i}{f_{am}} = \frac{10.30,6}{120} = 2,55$$

Para fins de implementação, utilizando apenas variáveis inteiras, o valor de K_{id} é arredondado para o inteiro mais próximo. Sendo assim:

$K_{id} = 3$

O fluxograma da rotina de implementação do controlador PI se resume conforme apresentado na Fig. 7.4.

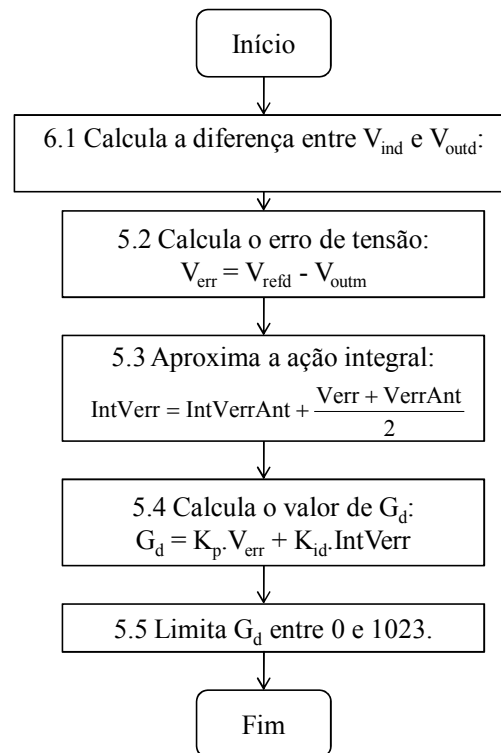


Fig. 7.4: Fluxograma da rotina de implementação do controlador PI.

No passo 5.1 é gerado o valor de referência para a tensão amostrada. Durante a partida do circuito, V_{refd} é uma rampa que varia de 0 até a tensão nominal em 0,5s. Após este período, a referência é mantida constante.

No passo seguinte é calculado o erro de tensão, isto é, a diferença entre a tensão de referência e a tensão média medida na saída do conversor. No passo 5.3 a integral do erro de tensão é aproximada.

Em 5.4 o valor de G_d é calculado através da soma dos termos proporcional e integral da modelagem do controlador. Por fim, em 5.5 G_d é saturado. Seu valor mínimo é igual a zero, visto que o conversor não pode retirar energia do capacitor de saída. O valor máximo para G_d , como visto em (6.6), é limitado em 1023.

7.6 Cálculo do tempo de carga

De posse do valor de G_d necessário para corrigir a tensão de saída, o último e mais importante passo é o cálculo do tempo de carga através da equação (4.10), que pode ser reescrita em função de G_d , G_{max} , e das tensões de entrada e saída amostras $V_{ind}(k)$ e $V_{outd}(k)$:

$$t_{ON}(k) = \sqrt{2 \cdot T \cdot L \cdot \frac{G_d}{1023} \cdot G_{max} \cdot \frac{(V_{outd}(k) - V_{ind}(k))}{V_{outd}(k)}} \quad (7.6)$$

Como o ciclo de trabalho do PWM é definido pelo registrador PDC0, com PDC0=2080 sendo equivalente a $t_{ON}=T$, a equação para o valor de PDC0 torna-se:

$$PDC0(k) = \sqrt{\frac{2080^2}{T} \cdot 2 \cdot L \cdot \frac{G_d}{1023} \cdot G_{max} \cdot \frac{(V_{outd}(k) - V_{ind}(k))}{V_{outd}(k)}} \quad (7.7)$$

Duas dificuldades de implementação surgem nesta etapa. A primeira delas é a operação de divisão, que demandaria um tempo de processamento demasiadamente longo e, conseqüentemente, impediria que o cálculo fosse finalizado antes do início de um novo período de amostragem. Para evitar este problema, a equação (7.7) é simplificada substituindo-se $V_{outd}(k)$ no denominador pelo valor nominal V_{outnom} . Assim, todas as constantes da equação (7.7) podem ser agrupadas em uma nova constante K_D , dada por:

$$K_D = \frac{2 \cdot 2080^2 \cdot L \cdot G_{max}}{T \cdot V_{outnom}} = \frac{2 \cdot 2080^2 \cdot 75\mu\text{H} \cdot 0,1\text{S}}{52,1\mu\text{s} \cdot 36\text{V} \cdot 43,12} \quad (7.7)$$

$$K_D = 802$$

A expressão que calcula o valor do registrador PDC0 para a k-ésima amostra de V_{in} se torna:

$$PDC0(k) = \sqrt{\frac{K_D \cdot G_d \cdot (V_{outd}(k) - V_{ind}(k))}{1024}} \quad (7.8)$$

onde a divisão por 1024 pode ser eficientemente realizada deslocando-se o resultado do numerador 10 bits à direita.

A segunda dificuldade de implementação que persiste na equação (7.8) é o cálculo da raiz quadrada. O algoritmo apresentado em Fast Integer Square Root [10] fornece uma maneira computacionalmente eficiente de se obter a raiz quadrada de um valor inteiro. Este algoritmo faz uso do multiplicador de hardware presente nos microcontroladores da família PIC18, enquanto realiza uma busca binária pelo resultado da raiz quadrada. Desta forma, a raiz quadrada de um número de 32 bits pode ser obtida em um tempo de processamento de cerca de $100\mu\text{s}$ [11]. Este tempo é muito inferior ao tempo que seria necessário se fosse utilizada a função `sqrt()` do compilador, que calcula a raiz quadrada para números de ponto flutuante.

A Fig. 7.5 apresenta o fluxograma da rotina que redefine o ciclo de trabalho do PWM a cada ciclo de amostragem.

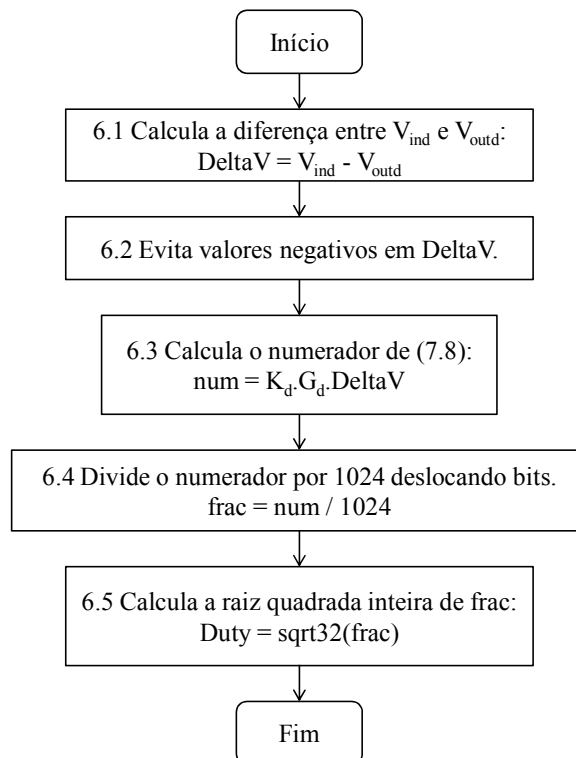


Fig. 7.5: Fluxograma da rotina que recalcula o ciclo de trabalho do PWM.

No passo 6.1 a diferença entre as tensões de entrada e saída é calculada e armazenada em DeltaV. Em 6.2, valores negativos de DeltaV são forçados a zero para não causar erro no cálculo da raiz quadrada. No passo 6.3 é calculado o numerador da equação (7.8). A seguir, o resultado da fração é obtido deslocando-se o numerador 10 bits para a direita. No último passo, a função `sqrt32()`, que foi escrita baseando-se no algoritmo citado, é utilizada para extrair a raiz quadrada do resultado obtido em 6.4. Assim, finalmente obtém-se na variável Duty o valor que deverá ser escrito no registrador PDC0 para definir o ciclo de trabalho do próximo pulso.

8 RESULTADOS OBTIDOS

8.1 Instrumentos utilizados

- Osciloscópio Tektronix TDS 540B;
- Ponteira de corrente com amplificador Tektronix AM 503;
- Ponteira diferencial Tektronix P5210.

8.2 Medição do fator de potência

A Fig. 8.1 apresenta um ensaio realizado para determinar o fator de potência do circuito. São mostradas as formas de onda da tensão de alimentação V_{CA} (Ch1), da corrente de alimentação I_{CA} em 1A/DIV (Ch4) e da tensão de saída V_o (Ch3), quando o circuito opera com carga nominal. A função Math do osciloscópio é utilizada para calcular o produto instantâneo de V_{CA} e I_{CA} , de forma a exibir também a forma de onda da potência instantânea (Math1).

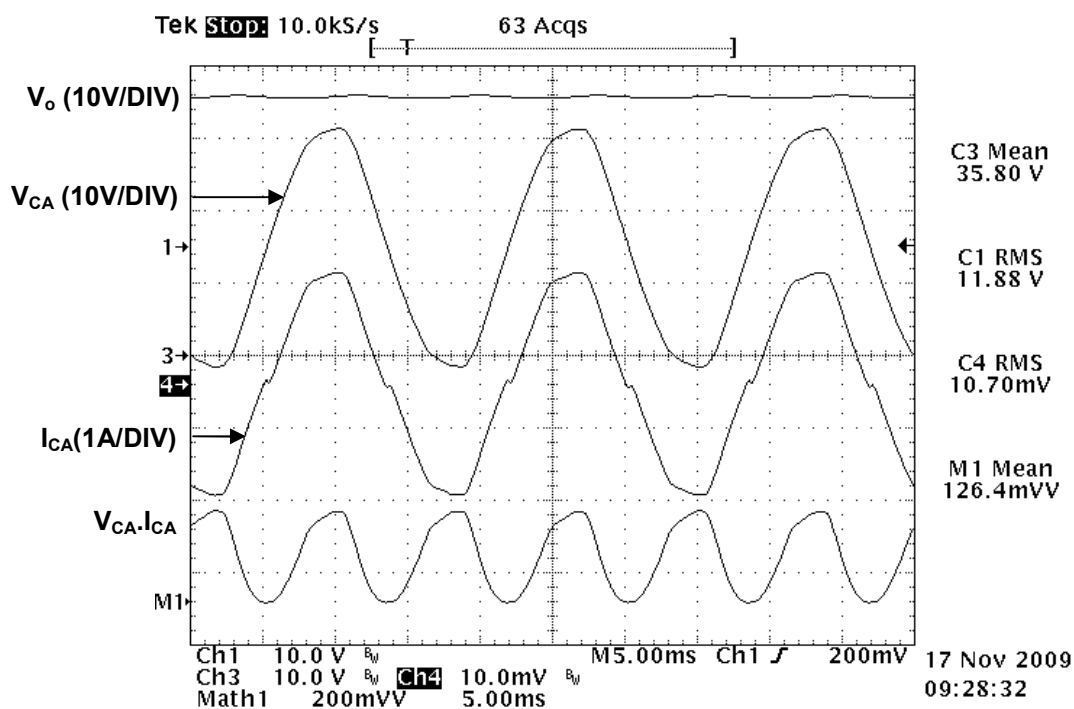


Fig. 8.1: Ensaio para medição do fator de potência.

Observa-se que, como esperado, a forma de onda da corrente de alimentação I_{CA} se aproxima bastante da forma de onda da tensão V_{CA} . Uma pequena distorção na corrente ocorre em torno do cruzamento por zero, pois nessa região o valor instantâneo da tensão de alimentação não é grande o suficiente para vencer as quedas de tensão nos diodos da ponte retificadora e alimentar o *boost*. Esta distorção era prevista pela simulação na Fig 4.5.

Com a ponteira de corrente ajustada na escala de 1A/DIV, o valor eficaz de tensão exibido para o canal 4 corresponde a uma corrente $I_{CA}=1,07A$. A potência aparente S , portanto, é calculada como segue:

$$S = V_{CA} \cdot I_{CA} = 11,88V \cdot 1,07A = 12,71VA$$

A potência ativa é obtida do valor médio da curva M1, também corrigido pela escala utilizada na ponteira de corrente.

$$P = \frac{126,4mV}{\frac{10mV}{DIV}} \cdot \frac{1A}{DIV} = 12,64W$$

De posse dos valores de P e S, o fator de potência FP é calculado como segue:

$$FP = \frac{P}{S} = \frac{12,64W}{12,71VA}$$

Logo,

FP = 0,994

sendo portanto, muito próximo da unidade.

8.3 Medição do *ripple* de V_o

A Fig. 8.2 apresenta o *ripple* de tensão na saída (Ch3) do conversor operando com carga nominal. A tensão de alimentação (Ch1) é exibida como referência para comparação.

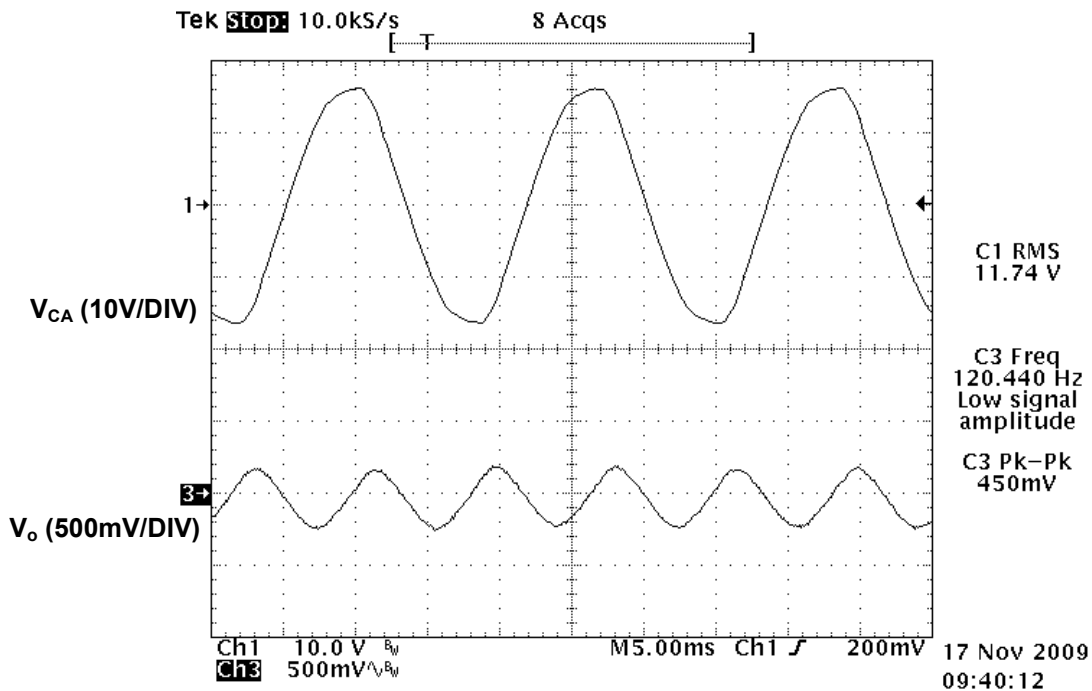


Fig. 8.2: Medição do *ripple* da tensão de saída.

Observa-se que os picos positivos do *ripple* de V_o ocorrem durante os picos positivos e negativos de V_{AC} , pois nestes instantes a corrente média na entrada do *boost* atinge seu valor máximo. A amplitude de pico a pico $\Delta V_{opp} = 450\text{mV}$ medida neste *ripple* é inferior ao especificado, atendendo as exigências do projeto.

8.4 Regulação de V_o

8.4.1 Resposta à perturbação

O funcionamento do sistema de controle da regulação da tensão de saída é comprovado pelos ensaios em regime transitório que seguem.

No primeiro ensaio, foi aplicado um degrau de corrente I_o na saída do conversor através da conexão de uma carga resistiva que consome uma potência equivalente a $0,5P_{nom}$.

A Fig. 8.3 apresenta a tensão de saída V_o atenuada em 10x (Ch1) e a corrente consumida pela carga na escala de 0,1A/DIV.

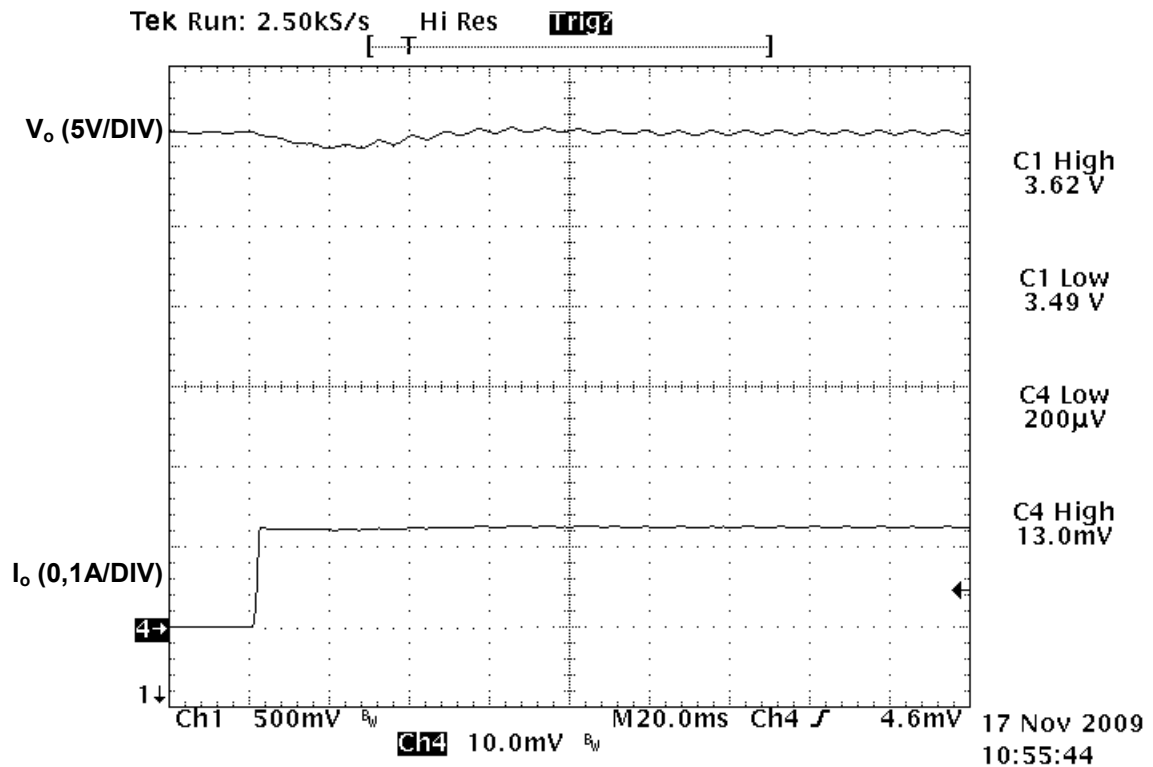


Fig. 8.3: Ensaio da resposta à perturbação de corrente na saída, com aumento da carga.

Nota-se que a tensão de saída sofreu uma queda máxima de 1,1V em relação ao seu valor nominal. Esta queda foi um pouco maior que a prevista na simulação da Fig 6.3(c). No entanto observa-se que o *ripple* de V_o , que não é simulado na Fig. 6.3, contribui para esta diferença.

O ensaio apresentado na Fig. 8.4 é análogo ao da Fig. 8.3. No entanto, 50% da carga nominal é retirada com o circuito em funcionamento.

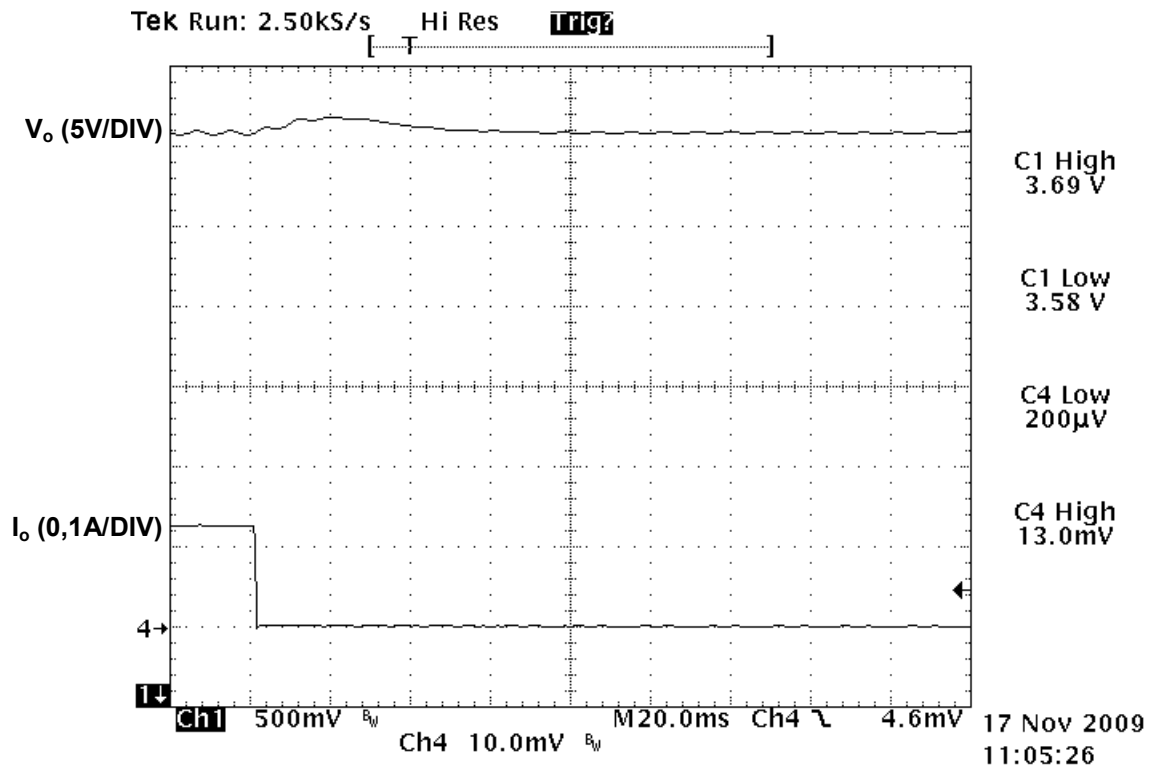


Fig. 8.4: Ensaio da resposta à perturbação de corrente na saída, com diminuição da carga.

Neste caso, a perturbação causou um aumento momentâneo da tensão de saída, este superando o valor nominal em 0,9V. Em ambos os casos a tensão de saída se manteve dentro da margem de 5% especificada.

8.4.2 Transitório de partida

O ensaio da Fig. 8.5 mostra o comportamento da tensão de saída V_o atenuada em 10x (Ch1) quando o circuito é ligado com carga nominal.

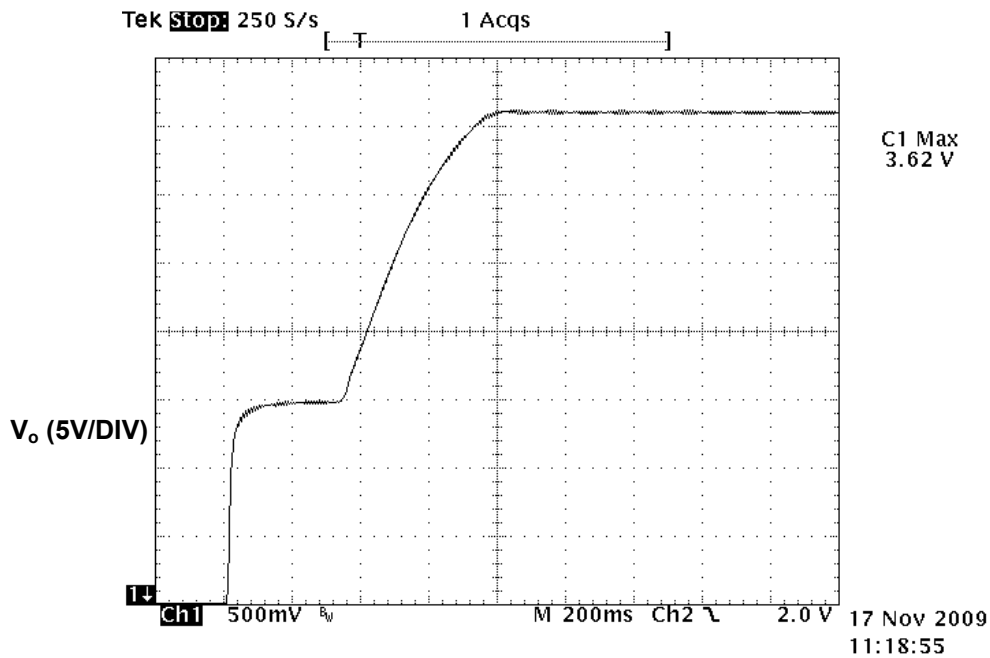


Fig. 8.5: Comportamento da tensão de saída durante a partida do circuito com carga nominal.

No instante $t = 200\text{ms}$ o circuito passa a receber alimentação. Neste momento, a corrente de *inrush* carrega rapidamente os capacitores C2 e C3 até a tensão $V_{ip}=15\text{V}$. Após a inicialização do microcontrolador, a tensão de saída passa a seguir a rampa de referência gerada pelo software, que leva V_o a estabilizar em um valor muito próximo de V_{onom} .

A Fig. 8.6 mostra o mesmo ensaio realizado com 50% de carga. Neste caso ocorre um pequeno *overshoot* levando V_o a um pico de 36,9V antes da estabilização, ainda dentro da margem de 5% do valor nominal.

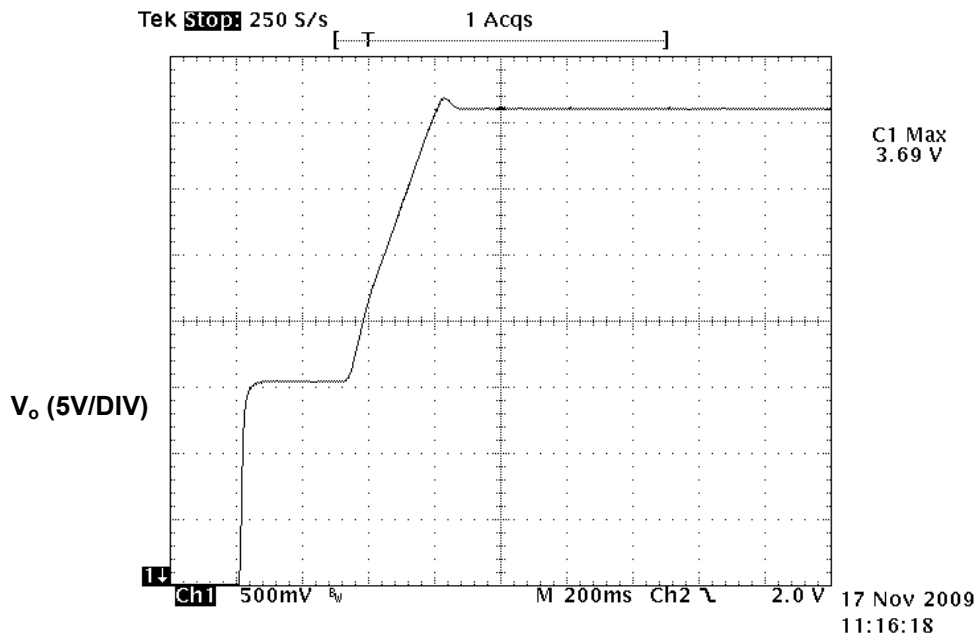


Fig. 8.6: Comportamento da tensão de saída durante a partida do circuito com 50% de carga.

8.5 Modulação de t_{ON}

A Fig. 8.7 mostra a forma de onda da tensão V_i obtida na saída da ponte retificadora (Ch1) e sua versão condicionada V_{in} para amostragem pelo microcontrolador (Ch2).

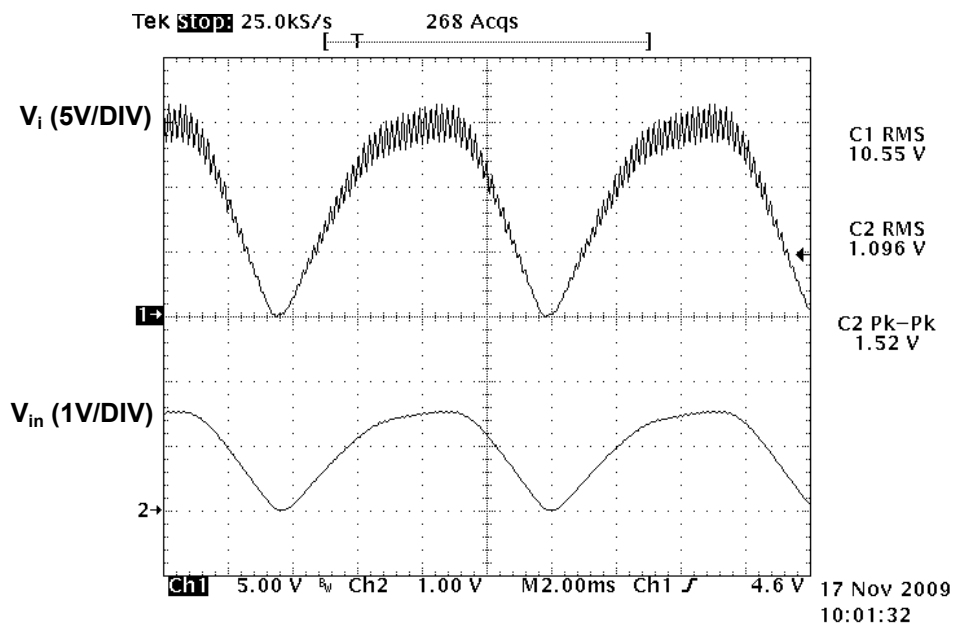
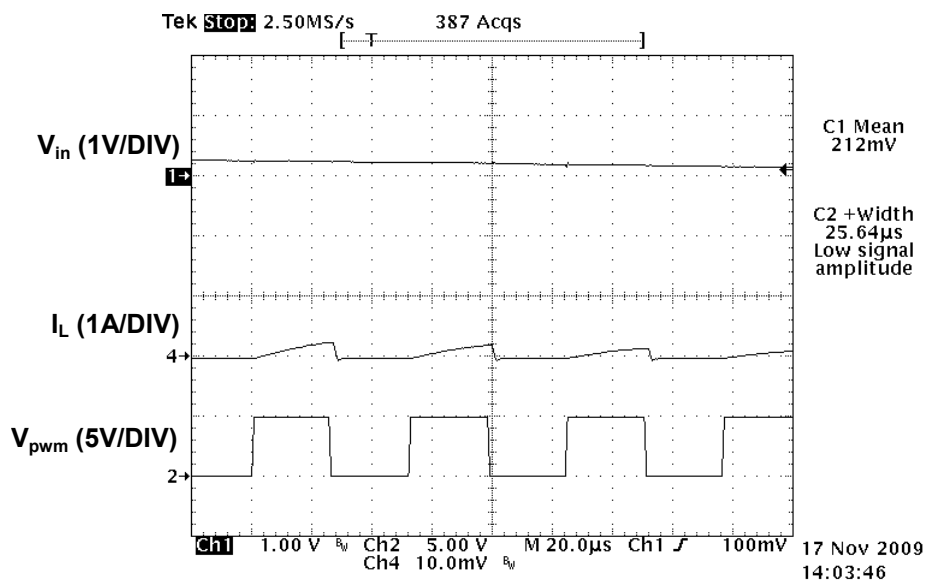


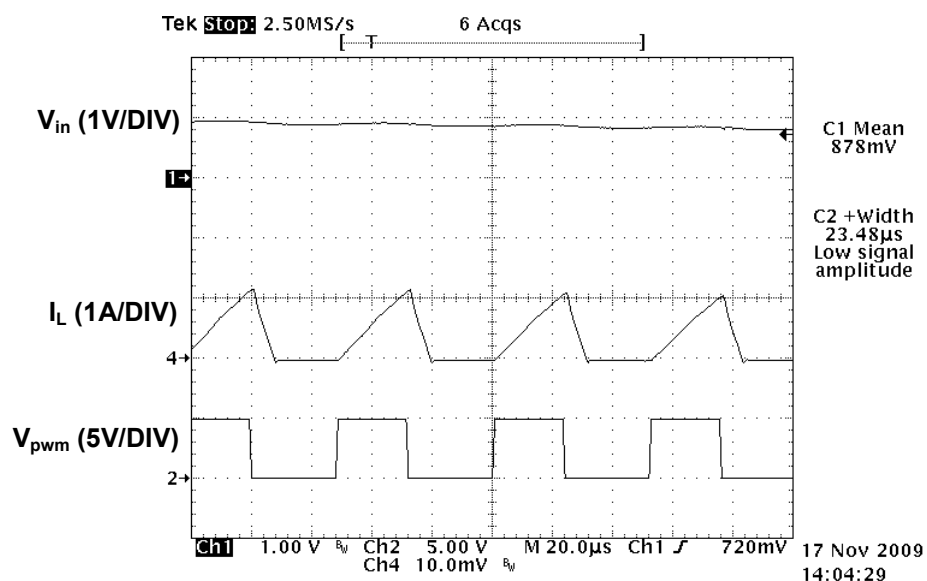
Fig. 8.7: Ensaio com as formas de onda da tensão de entrada V_i do *boost* e do sinal V_{in} condicionado para amostragem.

Em V_i é possível notar a presença dos ruídos causados pelo chaveamento da corrente na entrada do conversor *boost*. No sinal condicionado V_{in} , estes ruídos encontram-se atenuados pelo filtro passivo formado por R3, R4 e C4.

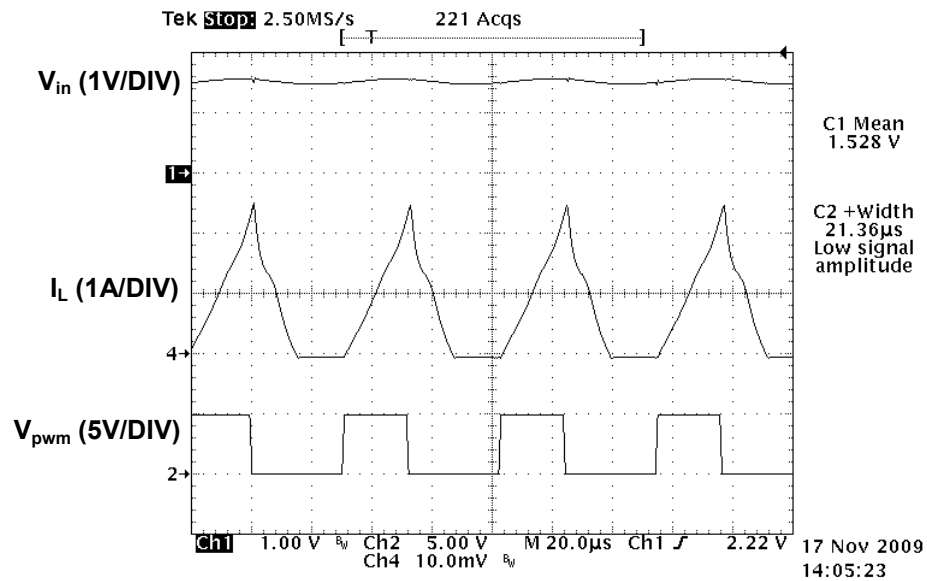
Um zoom em diferentes janelas de tempo para o sinal V_{in} (Fig. 8.8) (Ch1) permite observar simultaneamente o comportamento do sinal PWM V_{pwm} gerado pelo microcontrolador (Ch2) e da corrente I_L no indutor L2 (Ch4).



(a)



(b)



(c)

Fig. 8.8: Ensaio mostrando V_{in} , a corrente instantânea em L2 e V_{pwm} .(a) $V_i=2V$. (b) $V_i=8,2V$. (c) $V_i=14,3V$.

Observa-se que o ciclo de trabalho do PWM diminui conforme V_i aumenta dentro do seu ciclo de 120Hz. Esta modulação de t_{ON} , originada da equação 4.10, atua de forma a tornar o valor médio da corrente em L2 proporcional à V_i . Note na Fig. 8.8(c) que quando V_{in} se encontra próximo do seu valor de pico, o tempo total de condução de corrente em L2 é levado a cerca de 70% do período de chaveamento, conforme previsto no projeto para que a condução seja sempre descontínua.

9 CONCLUSÕES

Os resultados obtidos com os testes do protótipo confirmam os estudos realizados sobre o funcionamento do conversor *boost* como pré-regulador operando em condução descontínua. Foi possível observar que o equipamento desenvolvido, apesar de ser uma carga eletrônica, apresentou um comportamento semelhante ao de uma carga puramente resistiva, drenando correntes com forma de onda senoidal e fator de potência muito próximo da unidade.

Apesar deste circuito não utilizar um controle em malha fechada para a corrente de alimentação, as aproximações matemáticas que caracterizam o funcionamento do *boost* em condução descontínua se mostraram suficientemente precisas para o correto funcionamento do mesmo. Entende-se ainda que os cálculos necessários para implementar a técnica de modulação utilizada neste trabalho através de circuitos analógicos levaria ao uso de um número maior de componentes, visto que a utilização do microcontrolador PIC18F2431 permitiu integrar diversas operações em um único circuito integrado.

Também foi possível notar que as teorias de controle estudadas durante o curso se mostraram válidas para aplicação em circuitos de potência. Pensando-se em trabalhos futuros, a metodologia de projeto apresentada poderia ser utilizada para desenvolver um protótipo capaz de operar com tensões de entrada maiores e, conseqüentemente, sendo capaz de alimentar cargas de maior potência.

10. REFERÊNCIAS

- [1] BASSO, Christophe P.. **Switch-mode Power Supplies: SPICE Simulations and Practical Designs**. New York: Mcgraw-hill, 2008.
- [2] POMILIO, José Antenor. **Pré-reguladores de Fator de Potência - PFP**. Campinas: Unicamp, 2007. Disponível em: <<http://www.dsce.fee.unicamp.br/~antenor/pfp.html>>. Acesso em: 07 out. 2009.
- [3] BLAUTH, Y. B. **Aplicações Industriais da Eletrônica**. 2000. 244 f. Apostila da disciplina – Departamento de Engenharia Elétrica, UFRGS, Porto Alegre.
- [4] ALEXANDER, Charles K.; SADIKU, Matthew N. O.. **Fundamentos de Circuitos Elétricos**. Porto Alegre: Bookman, 2003. 857 p.
- [5] ON SEMICONDUCTOR, **1N5400 thru 1N5408** – Axial-Lead Standard Recovery Rectifiers, 2008. Disponível em: <<http://www.onsemi.com/pub/Collateral/1N5400-D.PDF>>.
- [6] INTERNATIONAL RECTIFIER, **IRF540NPbF – HEXFET® Power MOSFET**, 2003. Disponível em <<http://www.irf.com/product-info/datasheets/data/irf540npbf.pdf>>.
- [7] MICROCHIP, **PIC18F2331/2431/4331/4431 Data Sheet**, 2007. Disponível em: <<http://ww1.microchip.com/downloads/en/DeviceDoc/39616C.pdf>>.
- [8] BAZANELLA, Alexandre Sanfelice; SILVA JUNIOR, João Manoel Gomes da. **Sistemas de Controle: princípios e métodos de projeto**. Porto Alegre: Editora da Ufrgs, 2005.
- [9] OGATA, K. **Engenharia de Controle Moderno**. 4ª ed. São Paulo: Pearson Education do Brasil, 2003.
- [10] MICROCHIP, **Fast Integer Square Root**, 2000. Disponível em <<http://ww1.microchip.com/downloads/en/AppNotes/91040a.pdf>>.