

## Sessão 12

### Microeletrônica I

**088**

**CONSIDERANDO CAMINHOS CRÍTICOS NO POSICIONAMENTO DE CIRCUITOS DIGITAIS CMOS.** *Márcio Bystronski, Renato Hentschke, José Luís Güntzel, Ricardo Reis* (Instituto de Informática-UFRGS e Depto. de Matemática, Estatística e Computação DMEC-UFPe).

Um problema crítico na realização do layout de circuitos em tecnologia CMOS consiste no posicionamento das células. Vários fatores podem definir a qualidade de um posicionamento: comprimento das conexões, análise de congestionamentos, análise do atraso e análise da potência consumida, entre outros. O parâmetro normalmente utilizado pelas ferramentas de síntese de layout é o somatório dos comprimentos das conexões. Entretanto, tal parâmetro não basta para garantir o bom desempenho do circuito em termos de atraso. Neste sentido, uma maneira de aumentar a qualidade do posicionamento é fornecer à ferramenta de posicionamento informações referentes às redes críticas do circuito. As redes críticas, por sua vez, podem ser determinadas mediante a identificação dos caminhos de maior atraso. Assim, o objetivo deste trabalho consiste em investigar a qualidade de posicionamentos que consideram estimativas de atraso do circuito cujo layout se está gerando. Foi desenvolvido um sistema que, a partir da descrição elétrica no nível de transistores de um circuito, fornece os  $k$  caminhos críticos. Informações referentes a estes  $k$  caminhos críticos são passadas à ferramenta de posicionamento para que esta posicione as células que fazem parte destes caminhos de maneira mais próxima possível. Após a realização do novo posicionamento pode ser feita uma comparação para determinar os possíveis ganhos obtidos. (PIBIC-CNPq/UFRGS)