

089

FERRAMENTA DE AUXÍLIO A GERAÇÃO DE CÉLULAS LÓGICAS DIGITAIS. *Felipe R. Schneider, João D. Togni, Renato E. B. Poli, Renato P. Ribas, André I. Reis* (Departamento de Informática Aplicada, Instituto de Informática, UFRGS).

Neste trabalho é apresentado a ferramenta CDF2 que permite analisar as diversas etapas de síntese lógica e física pertinentes ao desenvolvimento de células para a construção de circuitos integrados. O fluxo de síntese das células compreende as etapas de descrição de uma função Booleana, minimização lógica, geração de uma lista de transistores em formato Spice, procura pelo caminho de Euler e geração de uma matriz simbólica que descreve o leiaute da célula, nessa ordem. A entrada principal do programa consiste em uma descrição de uma função Booleana que pode ser feita de dois modos: ou através de um número inteiro que descreva a tabela-verdade ou através de uma expressão algébrica. Entretanto, é possível começar a partir de qualquer etapa intermediária. Por exemplo, caso se possua a lista de transistores, é possível partir dessa etapa e realizar o restante do fluxo. Já a etapa de minimização lógica compreende diversas técnicas de síntese lógica como Quine-McCluskey, Negative Gates, Lógica de Transistores de Passagem (PTL) e redução por BDDs. Duas propriedades da ferramenta que também se destacam são o seu desenvolvimento em Java, que torna o software independente de plataforma, e sua interface intuitiva, que permite à ferramenta ser utilizada como ferramenta auxiliar ao aprendizado de sistemas digitais. Essa ferramenta foi integrada ao framework LAGARTO e está disponível gratuitamente na página www.inf.ufrgs.br/gme/lagarto (PIBIC-CNPq/UFRGS).